

# Задающий генератор ускоряющей системы ионного синхротрона УК ускорительного комплекса ИТЭФ

П.Н. Алексеев, В.П. Заводов, А.Д. Мильяченко

ГНЦ РФ Институт теоретической и экспериментальной физики, Москва, Россия

## Введение

В настоящее время в ИТЭФ ведутся работы по наладке ионного синхротрона УК, созданного в рамках проекта ТВН-ИТЭФ [1]. Одним из важных этапов проекта является создание для УК широкополосной ускоряющей системы на основе модифицированных ускоряющих станций типа СЕЛЕНИТ, рассчитанных на перестройку резонансной частоты в  $\sim 5$  раз в диапазонах, соответственно, от 650 кГц до 3.2 МГц и от 2.2 до 10 МГц при амплитуде 10 кВ [2]. Таким образом, используя последовательное по времени включение станций, удастся получить перекрытие частотного диапазона от 650 кГц до 10 МГц. Для управления радиочастотой ускоряющих станций разработан новый прецизионный задающий генератор (ЗГ), позволяющий с высокой точностью воспроизводить функцию частоты ускоряющего поля от импульса ускоряемых частиц в требуемом диапазоне частоты.

Схема задающего генератора (рис. 1) построена на основе интегральной схемы прямого цифрового синтеза (DDS) AD9830 [3] с тактовой частотой 50 МГц, управляемой микроконтроллером на базе сигнального процессора (DSP) TMS320C31 [4]. Для измерения импульса частиц используется дискретный интегратор производной магнитного поля синхротрона (ДИ), генерирующий последовательность импульсов с частотой, пропорциональной скорости роста индукции поля. Как показали эксперименты по ускорению в УК ионов  $C^{4+}$  с использованием нового генератора, точность воспроизведения функции  $F(P)$  составляет не хуже  $10^{-4}$  и позволяет получать ускорение ионов до энергии в несколько сот МэВ/н без обратных связей по радиусу и фазе. Тем ни менее, в структуре задающего генератора предусмотрена возможность введения обратных связей по радиусу и фазе, которые потребуются при ускорении частиц до релятивистских энергий. Модификация ЗГ позволяет также ввести прецизионное регулирование сдвига фазы между станциями  $F_i(P)$ .

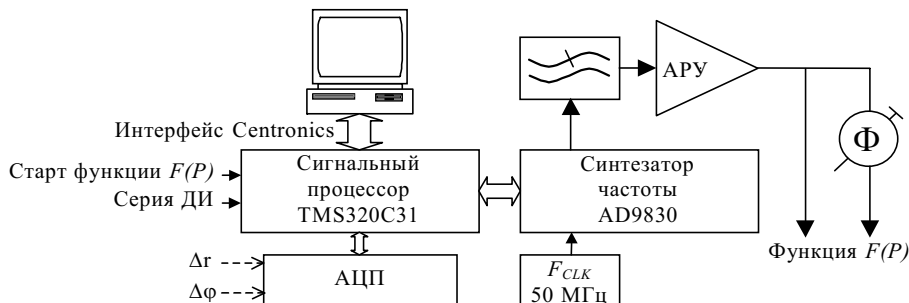


Рис. 1. Структурная схема задающего генератора ускоряющей системы УК.

## 1. Структура задающего генератора

Микросхема DDS AD9830 имеет два 32-разрядных регистра,  $FREQ0$  и  $FREQ1$ , для записи значений изменения фазы выходного сигнала  $\Delta\phi$  за один период опорной частоты  $F_{KLC}$ . Один из этих регистров, в зависимости от логического уровня на входе  $FSELECT$  микросхемы, коммутируется на 32-разрядный фазовый аккумулятор, значение которого определяет фазу выходного сигнала синтезатора. На каждом такте опорной частоты значение фазового аккумулятора увеличивается на  $\Delta\phi$ . Изменение значения фазового аккумулятора от 0 до  $2^{32}-1$  соответствует изменению фазы в диапазоне от 0 до  $2\pi$ . Таким образом, частота на выходе DDS выражается через приращение фазы по формуле

$$F_{OUT} = \Delta\phi \cdot F_{KLC} / 2^{32},$$

где  $0 < \Delta\phi < 2^{32}$ ,  $F_{KLC} = 50$  МГц. Значение фазы сигнала трансформируется в амплитуду при помощи 10-разрядного ЦАП, в который засылается табличное значений синуса.

Сигнальный процессор TMS320C31 связан по внешней шине с регистрами FREQ0 и FREQ1 синтезатора. Флаги ввода/вывода XF0, XF1 DSP используются для инициализации DDS и выбора рабочего регистра. Поочередное использование двух регистров DDS позволяет существенно увеличить скорость реакции генератора на сигналы синхронизации. При этом значение частоты для следующего такта вычисляется и записывается в DDS после переключения рабочего регистра на текущем такте. Время между импульсом внешней синхронизации и моментом отработки генератором нового значения частоты составляет ~800 нс.

Работа генератора в режиме реального времени обеспечивается средствами внешних прерываний процессора по сигналам INT0, INT1, INT2. Прерывание INT0 используется для синхронизации начала цикла. При получении импульса "Старт функции  $F(P)$ " на выходе генератора устанавливается начальная частота цикла и начинается модуляция частоты. Последовательность импульсов дискретного интегратора подается на вход INT1, синхронизируя моменты выставления очередного значения частоты с измеренным при помощи ДИ значением магнитного поля. Прерывание INT2 сигнального процессора используется для инициации обмена данными с компьютером системы управления, который осуществляется по внешней шине DSP через параллельный порт компьютера.

Два внутренних прерывания DSP выполняют следующие функции. Прерывание TINT0 от таймера 0 используется для ограничения по времени длительности функции  $F(P)$ : по этому сигналу генератор переводится в исходное состояние. Прерывание TINT1 от второго таймера служит для линейной по времени интерполяции функции  $F(P)$  между соседними импульсами ДИ. Такая интерполяция наиболее существенна на начальном этапе ускорения, где изменение импульса частиц за один шаг ДИ достаточно велико и составляет ~0.3%. Таймирование  $F(P)$  только от серии ДИ неизбежно приводит к раскату больших синхротронных колебаний и потере значительной части частиц. По прерыванию TINT1 промежуток между импульсами ДИ разбивается на заданное число временных отрезков, что позволяет выполнить требования по точности воспроизведения частоты. Интервал следования импульсов дискретного интегратора  $\tau$  обратно пропорционален скорости нарастания магнитного цикла и изменяется в процессе ускорения. Однако скорость этого изменения мала по сравнению с  $\tau$ , что позволяет корректировать временной интервал разбиения  $\tau$  в каждом такте ДИ (рис. 2). Алгоритм коррекции состоит в следующем. По прерыванию от ДИ в таймер 1 заносится рассчитанный интервал прерываний TINT1, по которым осуществляется коррекция  $F(P)$ . После отработки всех TINT1 на текущем интервале между импульсами ДИ, таймер 1 переводится в режим счетчика для измерения временного интервала от последнего TINT1 до очередного импульса ДИ, по прерыванию от которого в таймер 1 заносится новое значение:

$$t_{k+1} = \frac{N_{TI} t_k + t'_k}{N_{TI} + 1},$$

где  $N_{TI}$  – заданное число прерываний TINT1 в интервале между импульсами ДИ.

Закон изменения частоты задается в виде таблицы, расположенной во внутренней памяти процессора, которая составляет 8 КБайт в двух блоках по 1 К 32-разрядных слов. Таким образом, максимально возможный размер таблицы частот, с учетом пространства занимаемого исполняемой программой, составляет приблизительно 1500 значений.

Для подавления высокочастотных составляющих сигнала DDS используется фильтр нижних частот, обеспечивающий затухание не менее 50 дБ на частотах выше 12 МГц.

На выходе фильтра установлен усилитель с автоматической регулировкой амплитуды. Усилитель имеет отдельные выходы для подачи ВЧ-сигнала на две ускоряющие станции. Один из выходных сигналов проходит линию задержки с регулируемой длиной, для коррекции фазы сигнала.

Для ввода сигналов обратной связи в схему задающего генератора включен АЦП, однако в настоящее время сигналы обратной связи не используются в схеме управления радиочастотой.

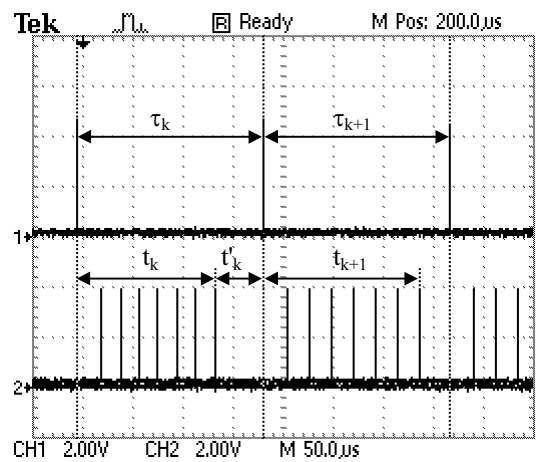
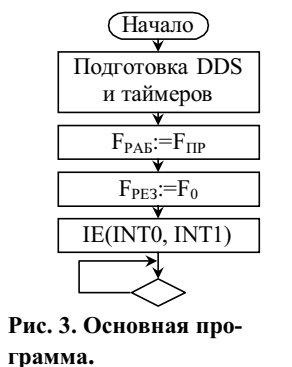


Рис. 2. Деление интервала ДИ импульсами TINT1; 1-Серия ДИ, 2-Серия TINT1.

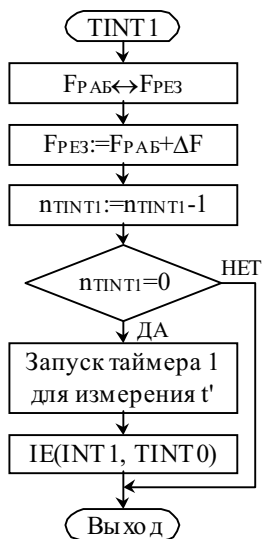
## 2. Алгоритм работы ЗГ

**Таблица 1. Формат файла исходных данных.**

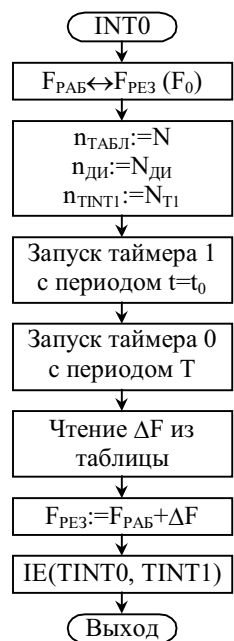
$T$	Продолжительность цикла
$t_0$	Начальное значение периода таймера 1 для деления интервала ДИ
$N_{TI}$	Число импульсов таймера 1 в интервале между импульсами ДИ
$N_{ДИ}$	Число импульсов ДИ на шаг таблицы
$N$	Размер таблицы
$F_{ПР}$	Частота в промежутке между циклами ускорения
$F_0$	Начальная частота цикла
$\Delta F_1$	Приращение частоты ЗГ в интервале импульсов ДИ $[1, N_{ДИ}]$
$\Delta F_2$	Приращение частоты ЗГ в интервале импульсов ДИ $[N_{ДИ} + 1, 2N_{ДИ}]$
...	...
$\Delta F_N$	Приращение частоты ЗГ в интервале импульсов ДИ $[(N-1) \cdot N_{ДИ}, N \cdot N_{ДИ}]$



**Рис. 3. Основная программа.**



**Рис. 5. Обработка прерываний таймера 1.**



**Рис. 4. Начало цикла.**



**Рис. 6. Завершение цикла.**

Компьютер системы управления, работающий с задающим генератором, выполняет две основные функции: подготовка исходных данных для исполнительной программы DSP и управление задающим генератором.

Задающий генератор обрабатывает серию ДИ, состоящую более чем из 5000 импульсов, а таблица модуляции частоты может содержать не более 1500 значений. Поэтому шаг таблицы модуляции частоты выбирается равным постоянному числу импульсов ДИ. Значения частоты для промежуточных импульсов, а также для импульсов таймера 1 в интервале между импульсами ДИ интерполируются линейно. Формат файла исходных данных для DSP описан в табл. 1.

Значения таблицы модуляции частоты рассчитываются по формуле

$$\Delta F_i = \frac{F_{\text{уск}}(N_0 + iN_{\text{ДИ}}) - F_{\text{уск}}(N_0 + (i-1)N_{\text{ДИ}})}{N_{\text{ДИ}} \cdot N_{\text{ТИ}}},$$

где  $i=1, 2, \dots, N$ ;  $N_0$  – число импульсов ДИ, предшествующих запуску ЗГ;  $F_{\text{уск}}$  – функция изменения частоты ускоряющего поля. Таким образом, на каждом импульсе ДИ, а также на каждом импульсе таймера значение частоты вычисляется как сумма предыдущего значения частоты и текущего табличного значения приращения.

Управляющая программа инициализирует DSP, загружает в память сигнального процессора исполнительную программу и запускает ее. Исполнительная программа обеспечивает загрузку исходных данных в память DSP, работу ЗГ в режиме реального времени и возможность оперативного изменения параметров ЗГ в интервале между циклами ускорения. На рис. 3–7 показана блок-схема части исполнительной программы, обеспечивающая работу ЗГ. В блок-схеме приняты следующие обозначения:

$F_{\text{РАБ}}$  – частота рабочего регистра DDS, равна частоте на выходе ЗГ;

$F_{\text{РЕЗ}}$  – частота резервного регистра, регистра не являющегося рабочим в данный момент;

$F_{\text{РАБ}} \leftrightarrow F_{\text{РЕЗ}}$  – процедура переключения рабочего регистра изменением логического уровня на входе FSELECT DDS,

IE – процедура изменения регистра разрешения прерываний DSP, в скобках указаны прерывания разрешенные после завершения процедуры.

## 3. Результаты применения ЗГ при ускорении ионов $C^{4+}$

На начальном этапе наладки режима ускорения в УК [5] ионов  $C^{4+}$  с использованием нового генератора была выполнена калибровка дискретного интегратора

ра. Для этого потребовалось экспериментально подобрать значения частоты и крутизны ускоряющего поля на момент инжекции, обеспечившие захват и ускорение пучка на растущем магнитном поле. Первоначальное ускорение ионов было получено на 14-й кратности ускоряющей частоты при энергии инжекции 1,1 МэВ/н до энергии 12 МэВ/н (что соответствует ~700 импульсам ДИ) и ограничивалось невысоким уровнем вакуума в кольце УК.

Используя полученные данные, были точно рассчитаны значения импульса частиц на инжекции  $P_0 = 135.211$  МэВ/с/заряд, а также приращение импульса за один шаг дискретного интегратора  $\Delta P = 0.452$  МэВ/с/заряд. Полученные данные использовались в дальнейшем для экстраполяции закона изменения частоты при варьировании значений энергии инжекции и кратности.

В сентябре этого года была продолжена наладка УК, и получена энергия ионов  $C^{4+}$  300 МэВ/н (импульс 2.5 ГэВ/с на заряд, изменение частоты ускоряющего поля на 11-ой кратности от 690 кГц до 9.7 МГц). Точность предварительной калибровки дискретного интегратора на ограниченном участке цикла ускорения оказалась достаточной для получения расчетным путем функции  $F(P)$ , обеспечивающей ускорение ионов во всем диапазоне изменения ускоряющей частоты без обратных связей.

### Заклучение

На ускорителе УК успешно опробована новая система управления радиочастотой ускоряющего поля, позволяющая получать с высокой точностью функцию  $F(P)$  в требуемом диапазоне изменения частоты. Задающий генератор построен на основе микросхемы прямого цифрового синтеза частоты и цифрового сигнального процессора. С использованием системы было получено ускорение ионов  $C^{4+}$  от энергии 1.03 до 300 МэВ/н.

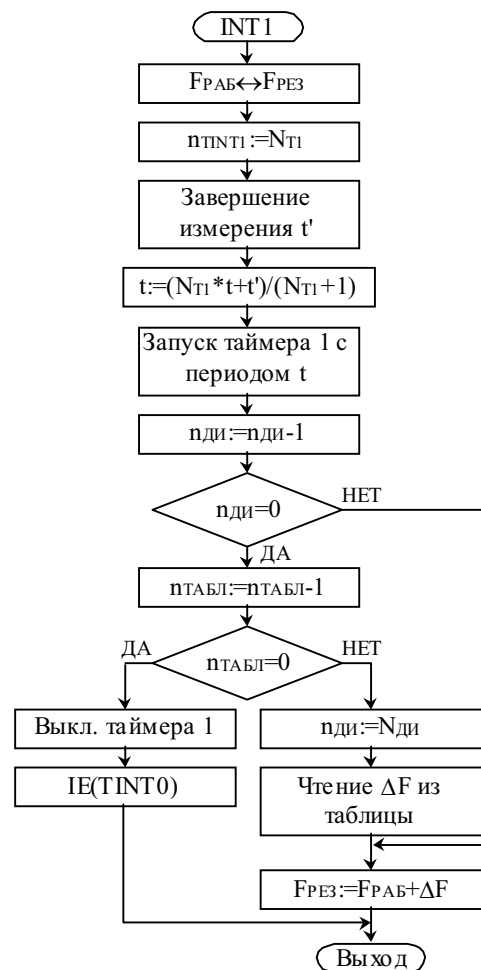


Рис. 7. Обработка прерываний от ДИ.

### Список литературы

- [1] Д. Г. Кошкарев и др. Модернизация ускорительно-накопительного комплекса ИТЭФ – проект “ИТЭФ-ТВН”. Труды XV Совещания по ускорителям заряженных частиц, Протвино, 1996, т.2 с. 319.
- [2] В. П. Заводов и др. Ускоряющая система ионного синхротрона-бустера УК ускорительного комплекса ИТЭФ. Доклад на XVII совещании по ускорителям заряженных частиц, Протвино, 2000.
- [3] CMOS Complete DDS AD9830. Analog Devices, Inc., 1996.
- [4] TMS320C3x User's Guide. Texas Instruments, 1997.
- [5] Н.Н. Алексеев и др. Ускорение ионов  $C^{4+}$  в бустерном синхротроне УК ИТЭФ. Доклад на XVII совещании по ускорителям заряженных частиц, Протвино, 2000.