



ГОСУДАРСТВЕННЫЙ НАУЧНЫЙ ЦЕНТР РОССИЙСКОЙ ФЕДЕРАЦИИ  
ИНСТИТУТ ФИЗИКИ ВЫСОКИХ ЭНЕРГИЙ

ИФВЭ 2003–25  
ОЭА

А.Н. Исаев, А.П. Леонов, А.В. Савельев

**О РАЗРАБОТКЕ IBIS-МОДЕЛЕЙ  
ДЛЯ ЭМИТТЕРНО-СВЯЗАННОЙ ЛОГИКИ**

---

Работа поддерживается РФФИ.

Протвино 2003

### **Аннотация**

Исаев А.Н., Леонов А.П., Савельев А.В. О разработке IBIS-моделей для эмиттерно-связанной логики: Препринт ИФВЭ 2003–25. – Протвино, 2003. – 16 с., 5 рис., библиогр.: 8.

Исследованы основные аспекты создания IBIS-моделей для эмиттерно-связанной логики. Даны практические рекомендации по разработке моделей.

### **Abstract**

Isaev A.N., Leonov A.P., Saveljev A.V. About ECL IBIS-models development: IHEP Preprint 2003–25. – Protvino, 2003. – p.16, figs. 5, refs.: 8.

The main problems of ECL IBIS-models development are investigated. The practical recommendations for models development are given.

При широком использовании магистрально-модульных систем (ММС) в физическом эксперименте всегда существовала проблема анализа их характеристик с учетом особенностей реальной конструкции как отдельных составляющих этих систем (электронных приборов с высокоскоростными интегральными схемами (ИС) и объединительных панелей), так и всей системы в целом, особенно с учетом переменного числа приборов в каркасе [1,2]. Однако практическое решение этой проблемы стало возможным только благодаря внедрению средств анализа паразитных эффектов в печатных платах в пакеты CAD, которые комплектуются штатной программой анализа целостности сигнала (Signal Integrity) [3,4].

Термин “целостность сигнала” определяет способность сигнала генерировать корректный отклик в электрической схеме. Цифровой сигнал с хорошей целостностью достигает нужного уровня в течение заданного времени в определенной точке схемы. Модуль Signal Integrity получает информацию непосредственно из файла топологии и обеспечивает расчет характеристических сопротивлений проводников, поиск индуктивно связанных проводников, моделирование отражений от несогласованной нагрузки, анализ перекрестных искажений и т.д.

При расчете переходных процессов в реальных проводниках электронные компоненты заменяются IBIS (Input/Output Buffer Information Specification)-моделями, которые, в отличие от SPICE-моделей, не требуют информации о внутреннем строении компонента, а описывают его контактные выводы и электрические характеристики входных и выходных цепей. Как только IBIS-модели начали применяться в реальных проектах, стали ясны их практические ограничения, что привело к расширению моделей и появлению новых версий. В частности, в декабре 1995 г. была выпущена IBIS Version 2.1, которая стала официальным стандартом American National Standard ANSI/EIA-656 [5]. В эту версию были включены модели для эмиттерно-связанной логики (ЭСЛ), которая является базовой в аппаратуре для физического эксперимента.

В 1995 г. была создана международная организация EIA IBIS Open Forum, которая поддерживает обширную информацию и полезную документацию для IBIS-моделей на официальном сайте в Internet (<http://www.eigroup.org/ibis/>). Возможен импорт моделей, поставляемых производителями электронных компонентов, а также создание собственных IBIS-моделей. В частности, актуальной задачей является разработка отсутствующих на указанном сайте IBIS-моделей для ЭСЛ серии 10000, широко используемой в ММС для физического эксперимента.

## **1. Основные аспекты создания IBIS-моделей для эмиттерно-связанной логики**

IBIS представляет собой стандарт для аналоговых входных и выходных характеристик компонентов, а IBIS-модели являются текстовыми ASCII файлами [5]. Общие правила построения IBIS-моделей приводятся в литературе [5,6]. В данной работе на примере разработки модели для ИС F10101 (рис. 1а,б и Приложение 2) анализируются основные, наиболее актуальные аспекты создания IBIS-моделей для эмиттерно-связанной логики. Предварительно следует изучить общие синтаксические правила для текстовых IBIS-файлов (Приложение 1)

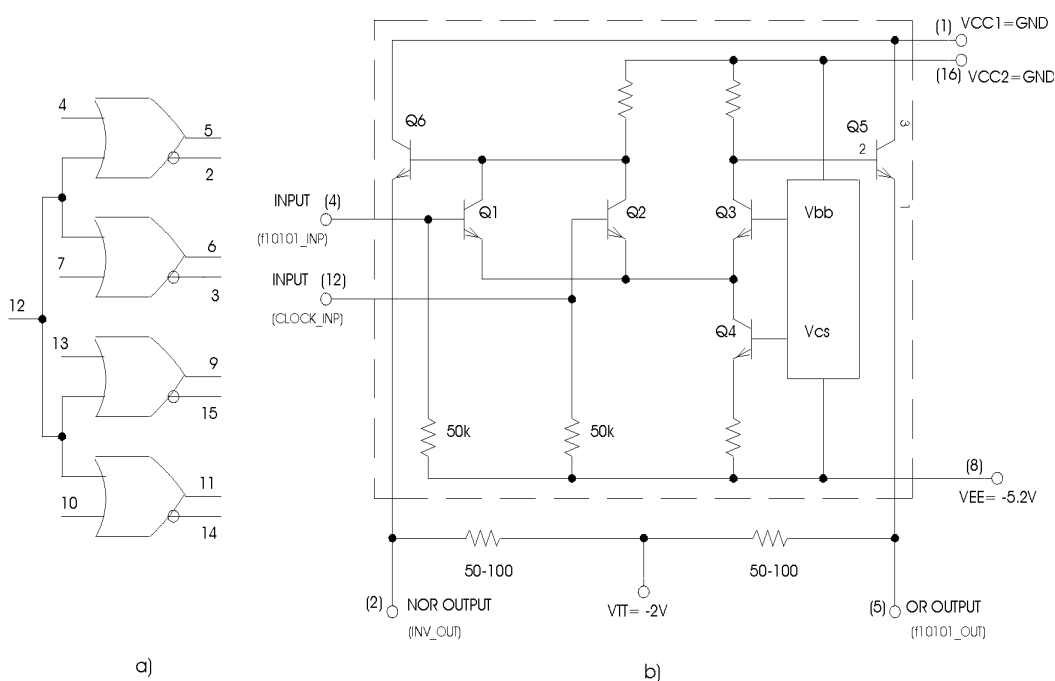
### 1.1. Присоединение входов/выходов модели компонента к внешним выводам корпуса и именам сигналов

Между каждым входом/выходом модели компонента, конкретным выводом корпуса и названием сигнала должно быть установлено взаимно однозначное соответствие.

Для ИС F10101 используются 16-выводные DIP-корпуса типа Plastic Package Case 648. Для этих корпусов (как и для других стандартных) соответствующий IBIS-файл можно найти на странице <http://www.eigroup.org/ibis/>. Данный файл включает обязательные ключевые слова [Package] и [Pin].

Ключевое слово [Package] определяет диапазон значений сопротивления  $R_{pkg}$ , индуктивности  $L_{pkg}$  и емкости  $C_{pkg}$  выводов компонента. Каждая из указанных величин определяется тремя значениями: номинальным (typ), наименьшим (min) и наибольшим (max). Номинальное значение должно быть определено обязательно, а в колонках для наименьшего и наибольшего значений могут быть записаны резервные слова NA (Приложение 2).

С использованием ключевого слова [Pin] обеспечивается присоединение входов/выходов модели компонента к внешним выводам и именам сигналов, а также перечисление R-, L-, C- параметров для отдельных выводов корпуса. Таблица включает в себя 6 столбцов (Приложение 2). Первый столбец (Pin) содержит номера выводов с 1 по 16. Во втором столбце (signal\_name) перечисляются названия сигналов для каждого вывода. Третий столбец (model\_name) присоединяет название модели ввода/вывода (Input, Output, 3 State и т.д.) к конкретному выводу. В четвертом, пятом и шестом столбцах указываются соответственно значения сопротивления, индуктивности и емкости для каждого вывода, которые должны находиться в диапазоне, заданном под ключевым словом [Package].



**Рис. 1.** Схемы для ИС F10101: а) функциональная схема; б) электрическая схема базового логического элемента (выделено пунктиром), где Vbb и Vcs – напряжения на базах транзисторов Q3 и Q4 соответственно.

IBIS-модель для F10101 содержит 4 названия моделей (рис. 1a,b):

- INV\_OUT – для выводов 2, 3, 14 и 15;
- f10101\_OUT – для выводов 5, 6, 9 и 11;
- f10101\_INP – для выводов 4, 7, 10 и 13;
- CLOCK\_INP – для вывода 12.

## 1.2. Ключевое слово [Model] в IBIS-файле для ЭСЛ

Каждое из вышеуказанных названий присоединяемой модели должно расшифровываться под своим ключевым словом [Model] (POWER, GND и NC (Приложение 1) не расшифровываются). Имя модели должно содержать не более 20 символов и повторять одно из “model\_name”, перечисленных под ключевым словом [Pin].

### 1.2.1. Субпараметры ключевого слова [Model]

Ключевое слово [Model] содержит набор субпараметров, два из которых (Model\_type и C\_comp) являются обязательными.

Для ЭСЛ введены типы моделей (Model\_type): Input\_ECL, Output\_ECL, I/O\_ECL. Для них заданы отличные от других типов ИС правила определения выходных вольт-амперных характеристик, что будет рассмотрено ниже. Величина C\_comp определяет емкость кремниевого кристалла (со стороны входа или выхода) и не включает емкость корпуса. Обязательным является номинальное (typ) значение C\_comp, при отсутствии справочных данных о наименьшем и наибольшем значениях емкости допускается использование в соответствующих столбцах резервного слова NA.

Субпараметры Polarity, Enable, Cref, Rref, Vref, Vmeas являются дополнительными и используются при определении выходной модели, субпараметры Vinl, Vinh являются дополнительными и используются при определении входной модели (раздел 1.2.3). Субпараметр Polarity (Приложение 2) определяется как Inverting (инвертирующий) или Non-Inverting (неинвертирующий). Субпараметр Enable может быть определен или как Active-High, если для данной модели активным является высокий логический уровень сигнала, или как Active-Low, если активным является низкий логический уровень. Субпараметры Cref, Rref, Vref соответствуют тестовой схеме (рис. 2), которую производитель ИС использует при определении задержки распространения  $t_{pd}$  устройства. Для ЭСЛ серии 10000 эти субпараметры имеют следующие величины: Rref = 50 Ом, Cref = 50 пФ, Vref = -2 В. Субпараметр Vmeas (в нашем примере Vmeas = -1.29V) определяет опорный уровень напряжения, при котором осуществляется измерение  $t_{pd}$ . Субпараметры Cref, Rref, Vmeas используются при работе временного симулятора. Их включение в описание модели обеспечивает выполнение временных расчетов на уровне печатной платы.

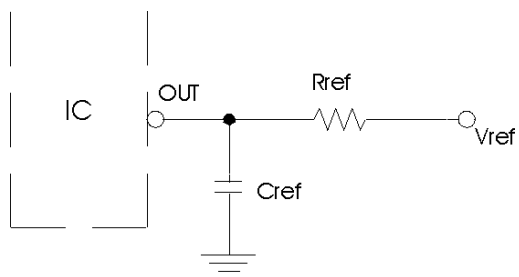


Рис. 2. Соединения Cref, Rref, Vref с тестируемой ИС (IC).

### 1.2.2. Модели, описывающие выходы ЭСЛ

Для моделей, описывающих выходы ЭСЛ, полное описание ключевого слова [Model] содержит следующие обязательные ключевые слова: [Temperature Range], [Voltage Range], [Pullup Reference], [Pulldown Reference], [Pullup], [Pulldown], [Ramp], а при наличии на выходе ИС фиксирующих диодов – [POWER Clamp Reference], [GND Clamp Reference], [POWER Clamp], [GND Clamp] (в рассматриваемом примере на рис. 1b фиксирующие диоды отсутствуют).

Ключевое слово [Temperature Range] задает диапазон температур, при котором определяются вольт-амперные характеристики и характеристики переходных процессов. При этом имеется в виду температура р-п-переходов в кристалле, а не температура окружающей среды. Температура р-п-переходов ЭСЛ (высокоскоростных ИС) зависит от условий охлаждения. Поскольку для электронной аппаратура с ЭСЛ на экспериментальных установках ГНЦ ИФВЭ применяется принудительное охлаждение, то для рассматриваемого примера полагаем номинальное значение температуры равным 25 °С, а для наименьшего и наибольшего значений используем NA (Приложение 1).

Ключевое слово [Voltage Range] для ЭСЛ определяет заданный техническими условиями диапазон изменения напряжения источника питания VEE (рис. 1b). Для рассматриваемого случая  $V_{EE} = -5.2V \pm 5\%$ .

Ключевое слово [Pullup Reference] определяет:

- базовое напряжение для выходных вольт-амперных характеристик, когда выход находится в состоянии логической “1” (напряжение на выходе OR OUTPUT (рис. 1b) равно  $(-0.81 \div -0.96)$  В);
- верхний уровень напряжения при определении крутизны фронта импульса  $dV/dt_r$  при переходе от состояния логического “0” в состояние “1”.

Для ЭСЛ базовое напряжение под ключевым словом [Pullup Reference] полагается равным  $V_{CC1} = 0$  В.

Ключевое слово [Pulldown Reference] определяет:

- базовое напряжение для выходных вольт-амперных характеристик, когда выход находится в логическом состоянии “0” (напряжение на выходе OR OUTPUT (рис. 1b) равно  $(-1.65 \div -1.85)$  В);
- нижний уровень напряжения при определении крутизны фронта импульса  $dV/dt_f$  при переходе от состояния логической “1” к состоянию логического “0”.

Базовое напряжение под ключевым словом [Pulldown Reference] равняется напряжению источника питания VTT (рис. 1b). Для рассматриваемого примера  $V_{TT} = -2$  В  $\pm 5\%$ .

Под ключевыми словами [Pullup] и [Pulldown] определяются выходные вольт-амперные характеристики соответственно для выхода, находящегося в состоянии логической “1”, и для выхода, находящегося в состоянии логического “0”. При этом токи полагаются отрицательными, поскольку они “вытекают” из ИС. Таблица (Приложение 2) для каждого из этих ключевых слов содержит 4 столбца.

Первый столбец отражает значения напряжения  $V_{OUTPUT}$  на выходе ИС (напряжения на NOR OUTPUT или на OR OUTPUT на рис. 1b), которые должны перекрывать диапазон от  $V_{CC1}$  (рис. 1b) до  $V_{CC1} - 2.2$  В, то есть от 0 В до  $-2.2$  В. Этот диапазон применяется только для выходов ЭСЛ и используется как для pullup, так и для pulldown-таблиц. Заметим, что он превышает реальный рабочий диапазон напряжений на выходе ИС, но именно такой интервал напряжений необходим для обеспечения работы симулятора [5]. Поскольку выходной транзистор Q5 (Q6) (рис. 1b) работает в линейном режиме и его ток зависит от напряжения между  $V_{CC1}$  и эмиттером, в таблицу заносятся значения напряжения  $V_{TABLE}$ , определяемые из выражения

$$V_{TABLE} = V_{CC1} - V_{OUTPUT} = -V_{OUTPUT}. \quad (1)$$

Таким образом, в первом столбце pullup и pulldown таблиц напряжения изменяются от 0 до 2.2 В (Приложение 2). Число точек в первом столбце находится в интервале от 2 (для линейных вольт-амперных характеристик) до 100.

Во 2-, 3- и 4-м столбцах содержатся соответственно номинальное  $I(\text{typ})$ , наименьшее  $I(\text{min})$  и наибольшее  $I(\text{max})$  значения выходных токов, соответствующие заданным в 1-м столбце величинам выходного напряжения. Если наименьшие и/или наибольшие значения токов недоступны, то в соответствующих строках таблицы могут быть использованы резервные слова NA.

Под ключевым словом [Ramp] определяются:

- скорость нарастания напряжения на выходе ИС при переключении из состояния логического “0” в состояние логической “1” ( $dV/dt_r$ );
- скорость спада напряжения на выходе ИС при переключении из состояния логической “1” в состояние логического “0” ( $dV/dt_f$ )

$$dV/dt = |0.2\Delta V - 0.8\Delta V|/dt, \quad (2)$$

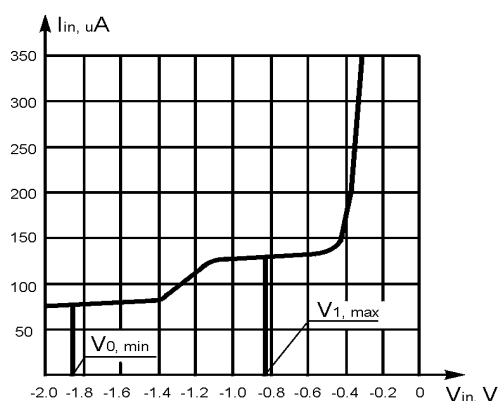
где  $\Delta V$  – разность между наибольшим (логическая “1”) и наименьшим (логический “0”) установившимися значениями напряжения на выходе ИС, величина  $dt$  определяется интервалом времени, в течение которого при переключении из одного логического состояния в другое напряжение на выходе изменяется от  $0.2\Delta V$  до  $0.8\Delta V$  или наоборот.

При определении скорости нарастания/спада напряжения используется 50-омный нагрузочный резистор, подсоединяемый к  $V_{TT} = -2$  В (рис. 1b), и учитывается влияние емкости кристалла  $C_{\text{comp}}$ , но не включаются паразитные параметры корпуса. Для субпараметров  $dV/dt_r$  и  $dV/dt_f$  определяются номинальное (typ), наименьшее (min) и наибольшее (max) значения при условиях, рассмотренных ниже в разделе 1.3. Если наименьшие и/или наибольшие значения недоступны, то в соответствующих строках таблицы могут быть использованы резервные слова NA.

Для схем с тремя состояниями при высоком импедансе на их выходе используются ключевые слова [POWER Clamp Reference] и [POWER Clamp] при наличии фиксирующих диодов между выходом и  $V_{TT}$  (на рис. 1b диоды не показаны) и ключевые слова [GND Clamp Reference] и [GND Clamp] при наличии фиксирующих диодов между выходом и  $V_{CC1}$ .

### 1.2.3. Модели, описывающие входы ЭСЛ

При создании входных моделей для ЭСЛ (типы моделей Input\_ECL и I/O\_ECL) используются обязательный субпараметр  $C_{\text{comp}}$  и обязательные ключевые слова: [Voltage Range], [GND Clamp], [POWER Clamp] (при наличии фиксирующего диода между входом ИС и источником напряжения  $V_{EE}$  на рис. 1b). Кроме того, вводятся определенные значения входных пороговых напряжений (низкого  $V_{inl}$  и высокого  $V_{inh}$ ). Для рассматриваемого случая  $V_{inl} = -1.475$  В;  $V_{inh} = -1.105$  В. Входные вольт-амперные характеристики под ключевым словом [GND Clamp] определяются при изменении напряжения на входе от  $-2$  до 0 В относительно “земли”. На рис. 3 представлена справочная вольт-амперная характеристика при температуре  $25$  °С для входов 4, 7, 10, 13 рассматриваемой схемы F10101. Анализ приведенной на рис. 3 характеристики показывает, что при входных напряжениях близких к 0 В транзисторы Q1, Q2 (рис. 1b) находятся в режиме насыщения и могут выйти из строя. Поэтому для IBIS-модели ЭСЛ значения входных токов при напряжениях близких к 0 В не могут быть определены методом измерений, они находятся методом аппроксимации. В данной работе типовые значения входного тока определялись по справочным данным с аппроксимацией при изменении входного напряжения от  $-0.35$  до 0 В. Поскольку входной ток “втекает” в ИС, то в таблице Приложения 2 его значения берутся со знаком плюс.



**Рис. 3.** Типовая входная вольт-амперная характеристика для ИС F10101, где  $I_{in}$  – входной ток;  $V_{in}$  – входное напряжение;  $V_{0, min}$  – наименьшее напряжение, соответствующее логическому “0”;  $V_{1, max}$  – наибольшее напряжение, соответствующее логической “1”.

### 1.3. Практическое определение выходных вольт-амперных и переходных характеристик

Перед пользователем, оперирующим с IBIS-моделями, всегда возникает проблема их получения. К сожалению, далеко не всегда требуемую модель можно найти на официальном сайте фирмы-производителя <http://www.eigroup.org/ibis/> или в библиотеке используемого пакета САД. В этом случае возможны два варианта решения проблемы: заключение контракта с фирмой-производителем компонента на разработку соответствующей IBIS-модели или создание этой модели самим пользователем. При определении выходных вольт-амперных и переходных характеристик в данной работе использовался второй вариант.

При разработке модели пользователем соответствующие данные могут быть получены или путем измерений, или путем моделирования. Для проведения качественных измерений необходимо создание специального стенда [7] с дорогостоящим тестовым оборудованием, что требует больших материальных и временных затрат. Получение необходимых данных путем моделирования требует наличия соответствующего инструмента, например пакета OrCAD [8], и наличия модели исследуемого компонента (например, PSpice-модели) в библиотеке используемого пакета.

При определении выходных вольт-амперных характеристик в данной работе использовался DC Sweep-анализ под OrCAD [8]. В качестве базовой применялась Spice-модель двухвходной схемы ИЛИ/НЕ-ИЛИ (обведено пунктиром на рис. 4). На входах 4 и 12 задавались постоянные уровни напряжения  $V_1$  и  $V_2$  соответственно, обеспечивающие на выходе ИЛИ (5) логический уровень “1”, а на выходе ИЛИ-НЕ (2) логический уровень “0”. Для определения [Pullup] выходных вольт-амперных характеристик к выходу ИЛИ подключен источник напряжения  $V_{sim1}$ , а для определения [Pulldown] характеристик к выходу НЕ-ИЛИ подключен  $V_{sim2}$ . В соответствии с требованиями к IBIS-моделям ЭСЛ в моделируемой схеме на рис. 4 напряжения источников питания  $V_{sim1}$ ,  $V_{sim2}$  изменялись от  $-2.2$  до  $0$  В с переменным шагом, величина которого определялась требованиями точности (наименьшее значение ступени напряжения равно  $0.01$  В). Величины выходного тока  $I_1$  ( $I_2$ ) (рис. 4) определялись для каждого дискретного значения напряжения  $V_{sim1}$  ( $V_{sim2}$ ), значения  $V_{TABLE}$  вычислялись в соответствии с выражением (1).

Номинальные  $I(\text{typ})$  значения токов определялись:

- при номинальном значении температуры, определенном под ключевым словом [Temperature Range] ( $25$  °С для рассматриваемого примера);
- при номинальном значении напряжения источника питания  $V_{EE}$  (рис. 1b), определенном под ключевым словом [Voltage Range] ( $-5.2$  В для рассматриваемого примера).

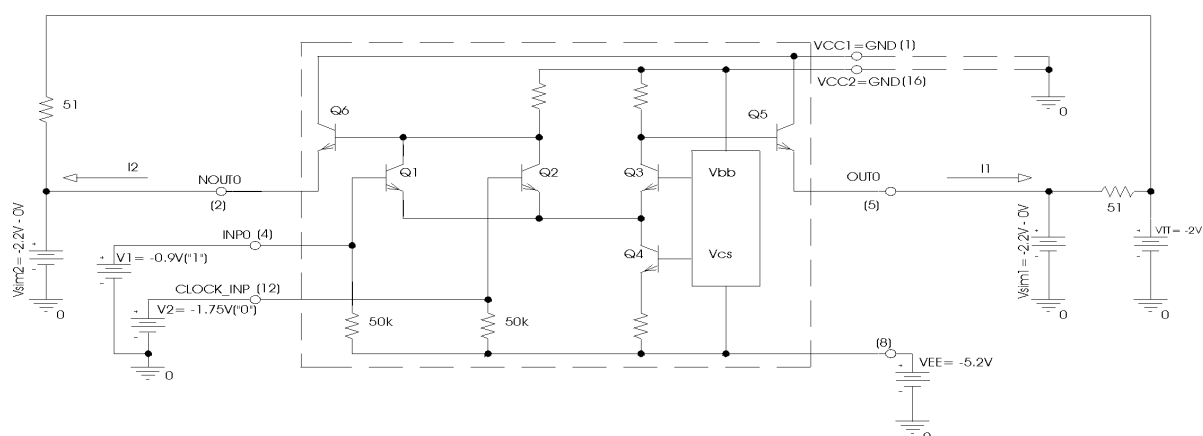


Наименьшие  $I(\min)$  значения токов определялись:

- при наименьшем ( $\min$ ) значении температуры, определенном под ключевым словом [Temperature Range]; если это значение определено как NA, то используется номинальное ( $25\text{ }^\circ\text{C}$  для рассматриваемого примера);
- при наименьшем значении напряжения источника питания VEE (рис. 1b), определенном под ключевым словом [Voltage Range] ( $-5.46\text{ В}$  для рассматриваемого примера).

Наибольшие  $I(\max)$  значения токов определялись:

- при наибольшем ( $\max$ ) значении температуры, определенном под ключевым словом [Temperature Range]; если это значение определено как NA, то используется номинальное ( $25\text{ }^\circ\text{C}$  для рассматриваемого примера);
- при наибольшем значении напряжения источника питания VEE (рис. 1b), определенном под ключевым словом [Voltage Range] ( $-4.94\text{ В}$  для рассматриваемого примера).



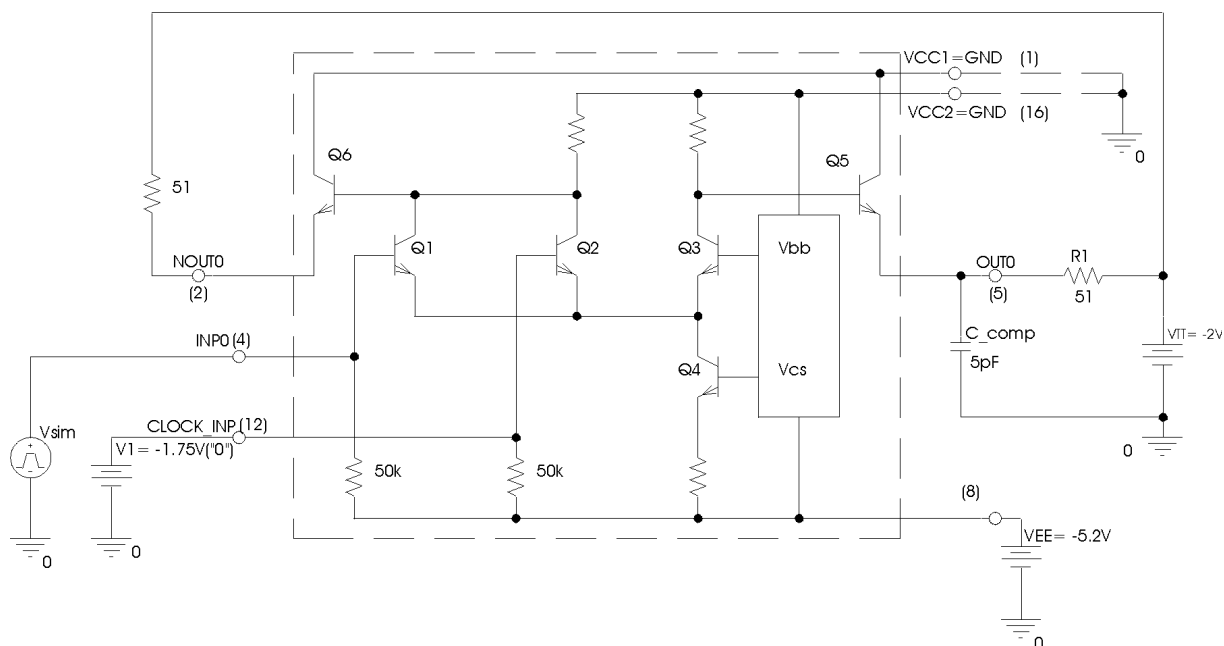
**Рис. 4.** Принципиальная схема для моделирования [Pullup] и [Pulldown] выходных вольт-амперных характеристик ИС F10101.

При моделировании скорости нарастания напряжения на выходе ИС при переключении из состояния логического “0” в состояние логической “1” ( $dV/dt_r$ ) и скорости спада напряжения на выходе ИС при переключении из состояния логической “1” в состояние логического “0” ( $dV/dt_f$ ) использовалась приведенная на рис. 5 принципиальная схема. Ко входу 4 подключен источник  $V_{sim}$  импульсного напряжения, изменяющегося с заданной частотой от уровня логического “0” до уровня логической “1” с длительностью фронта  $t_{LH}$  и от уровня “1” до “0” с длительностью фронта  $t_{HL}$ , где  $t_{LH}(t_{HL})$  – временной интервал, в течение которого при переключении из одного логического состояния в другое напряжение изменяется от  $0.2\Delta V$  до  $0.8\Delta V$  (выражение (2)) и наоборот. Искомое моделируемое напряжение определялось на выходе OUT0 (5). Перед началом переходного Transient-анализа под OrCAD [8] задаются следующие параметры:

- при определении номинальных значений  $dV/dt_r$  и  $dV/dt_f$ :  $VEE = -5.2\text{ В}$ ,  $V_{TT} = -2\text{ В}$ ,  $t_{LH} = t_{HL} = 2.2\text{ нс}$  (справочное номинальное значение длительности фронта импульса для ИС F10101),  $C_{comp} = 5\text{ пФ}$ , температура p–n-переходов  $t^\circ = 25\text{ }^\circ\text{C}$ ;
- при определении наибольших значений  $dV/dt_r$  и  $dV/dt_f$ :  $VEE = -5.46\text{ В}$ ,  $V_{TT} = -2.1\text{ В}$ ,  $t_{LH} = t_{HL} = 1.5\text{ нс}$  (справочное наименьшее значение длительности фронта импульса для ИС F10101),  $C_{comp} = 5\text{ пФ}$ , температура p–n-переходов  $t^\circ = 25\text{ }^\circ\text{C}$ ;

- при определении наименьших значений  $dV/dt_r$  и  $dV/dt_f$ :  $V_{EE} = -4.94$  В,  $V_{TT} = -1.9$  В,  $t_{LH} = t_{HL} = 3.3$  нс (справочное наибольшее значение длительности фронта импульса для ИС F10101),  $C_{comp} = 5$  пФ, температура p-n-переходов  $t^\circ = 25$  °С (при определении наименьших значений  $dV/dt_r$  и  $dV/dt_f$ ).

После выполнения Transient-анализа исследуются графики нарастания и спада напряжения на выходе OUT0 (5). По формуле (2) определяются номинальное (typ), наименьшее (min) и наибольшее (max) значения скорости нарастания/спада напряжения на выходе ИС (Приложение 2).



**Рис. 5.** Принципиальная схема для моделирования  $dV/dt_r$  и  $dV/dt_f$  переходных характеристик ИС F10101.

Обязательная процедура проверки синтаксиса созданного IBIS-файла осуществляется с помощью программы HyperLynx Visual IBIS Editor Demo, доступной на сайте <http://www.eigroup.org/ibis/>.

## Заключение

Поскольку процедура моделирования электронной аппаратуры с учетом особенностей реальной конструкции (посттопологического моделирования) становится неотъемлемой частью процесса ее разработки, актуальной представляется задача создания в ИФВЭ доступной по сети библиотеки IBIS-моделей используемых компонент. Авторы надеются, что данная работа будет полезна как для создателей этой библиотеки, так и для широкого круга специалистов, занимающихся разработкой электроники для физического эксперимента.

В заключение авторы выражают благодарность А.Н. Сытину и В.А. Сенько за поддержку работы и полезные обсуждения.

## Список литературы

- [1] Heard Ch., Gailus M., Zanella F. Propel High-Density Backplane Designs With Up-Front Engineering. // Electronic Design, 1990, July 12.
- [2] Wilson R. The physics of driving backplane buses. // Microprocessors and Microsystems, 1986, v.10, №2.
- [3] Потапов Ю.В. Анализ целостности сигналов в системе Protel 99 SE. // EDA Express, 2001, №4.
- [4] Murugan R., Ventham M., Kaiser P., Wexler Al. Reduce Electromagnetic Radiation of PCB Nets by Simulation during Layout. // Printed Circuit Design, May 1999.
- [5] I/O Buffer Information Specification (IBIS) Version 2.1 (December 13, 1995). – [http://www.vhdl.org/pub/ibis/ver2.1/ver2\\_1.ibs](http://www.vhdl.org/pub/ibis/ver2.1/ver2_1.ibs)
- [6] Ross B. Practical Issues with IBIS Models. – <http://www.eigroup.org/IBIS/pcbeas97.htm>.
- [7] AN203-Test fixtures for high speed logic. – IC15 Data Handbook, 1998, April.
- [8] OrCAD® PSpice. User's Guide. Copyright© 1998 OrCAD Inc.

*Рукопись поступила 29 сентября 2003 г.*

## Приложение 1

### Общие синтаксические правила для текстовых IBIS-файлов

1. В файлах различается написание прописными и строчными буквами, имена файлов должны быть набраны строчными буквами.
2. Длина имени файла не должна превышать восьми плюс трех символов, имя файла не должно содержать запрещенных в DOS символов.
3. Предусматриваются следующие резервируемые слова, которые не должны быть использованы для других целей в файле:
  - POWER – резервируемое имя, используемое с выводами питания;
  - GND – резервируемое имя, используемое с выводами земли;
  - NC – резервируемое имя, используемое с неприсоединенными выводами;
  - NA – резервируемое слово, используемое с недоступными данными.
4. В строке не должно быть более 80 символов.
5. Ключевые слова должны быть заключены в квадратные скобки [ ] и должны начинаться с первого столбца строки.
6. Подчеркивания и пробелы в ключевых словах эквивалентны, пробелы не позволительны в именах субпараметров.
7. Все, что следует за символом “[”], рассматривается как комментарий на этой строке; символ “[”] может быть изменен ключевым словом [Comment Char] на любой другой символ в любом месте файла.
8. Масштабные коэффициенты: Т-тера, G-гига, М-мега, к-кило, m-милли, u-микро, n-нано, p-пико, f-фемто. Когда масштабный коэффициент не указан, подразумевается базовая единица (вольт, ампер, ом, фарада, генри, секунда). Анализатор рассматривает только один буквенный символ после цифры, однако для удобства понимания разрешается использовать полную аббревиатуру для единиц (pF, nH, uA и так далее).
9. Токи полагаются положительными, когда они направлены внутрь компонента.
10. Таблицы вольт-амперных характеристик должны использовать достаточное количество точек для точного описания кривых (как правило, 30-50 точек), в линейных интервалах достаточно определение двух точек.
11. Все температуры представляются в градусах Цельсия.
12. Использование символа TAB (табуляция) нежелательно из-за возможных осложнений при конвертации его в многочисленные пробелы, что может привести к превышению допустимого числа символов (80) в строке.

## Приложение 2

```

[IBIS Ver]      2.1
[Comment Char]  \_char
[File Name]     f10101.ibs
[File Rev]      1.0
[Date]          May 15, 2003
|
|*****
|[Component]    f10101
|[Manufacturer] Fairchild
|[Package]
|
|          typ    min    max
R_pkg      50.0m  NA     NA
L_pkg      1.37nH  NA     NA
C_pkg      0.26pF  NA     NA
|
|*****
|[Pin]  signal_name  model_name  R_pin  L_pin  C_pin
|
1      VCC           GND         50.0m  2.07nH  0.429pF
2      NOUT0         INV_OUT     50.0m  1.49nH  0.306pF
3      NOUT1         INV_OUT     50.0m  0.95nH  0.146pF
4      INP0          f10101_INP 50.0m  0.95nH  0.152pF
5      OUT0          f10101_OUT 50.0m  0.95nH  0.152pF
6      OUT1          f10101_OUT 50.0m  0.95nH  0.146pF
7      INP1          f10101_INP 50.0m  1.49nH  0.306pF
8      VEE           POWER       50.0m  2.07nH  0.429pF
9      OUT2          f10101_OUT 50.0m  2.07nH  0.429pF
10     INP3          f10101_INP 50.0m  1.49nH  0.306pF
11     OUT3          f10101_OUT 50.0m  0.95nH  0.146pF
12     CLOCK        CLOCK_INP   50.0m  0.95nH  0.152pF
13     INP2          f10101_INP 50.0m  0.95nH  0.152pF
14     NOUT3         INV_OUT     50.0m  0.95nH  0.146pF
15     NOUT2         INV_OUT     50.0m  1.49nH  0.306pF
16     VCC           GND         50.0m  2.07nH  0.429pF
|
|*****
|
|          INV_OUT MODEL
|*****
|
|[Model]        INV_OUT
Model_type      Output_ECL
Polarity        Inverting
Enable          Active-High
Rref = 50
Cref = 50pF
Vref = -2.0V
Vmeas = -1.29V
|
|          typ    min    max
C_comp         5.0pF  NA     NA
|
|*****

```

```

|           variable  typ  min  max
[Temperature Range] 25.0  NA  NA
|
|*****
||          variable  typ  min  max
[Voltage Range]    -5.2V -5.46V -4.94V
|
|*****
|           variable  typ  min  max
[Pullup Reference]  0V    0V    0V
|
|*****
|           variable  typ  min  max
[Pulldown Reference] -2.0V -2.1V -1.9V
|
|*****
|[Pulldown]
|  Voltage  I(typ) I(min) I(max)
|
|  0.00V    0.0n  0.0n  0.0n
|  1.00V    -100n -100n -100n
|  1.40V    -140n -140n -140n
|  1.42V    -142n -142n -143n
|  1.43V    -143n -143n -146n
|  1.44V    -144n -144n -150n
|  1.45V    -145n -145n -158n
|  1.46V    -146n -146n -173n
|  1.47V    -147n -147n -206n
|  1.48V    -148n -148n -274n
|  1.49V    -149n -149n -418n
|  1.50V    -150n -150n -730n
|  1.52V    -153n -152n -2.9u
|  1.53V    -156n -153n -6.0u
|  1.54V    -159n -154n -12.7u
|  1.55V    -170n -155n -26.9u
|  1.56V    -181n -156n -57.3u
|  1.57V    -212n -157n -121.5u
|  1.58V    -276n -158n -246.2u
|  1.59V    -417n -159n -485.0u
|  1.60V    -710n -160n -879.0u
|  1.61V    -1.4u  -161n -1.5m
|  1.62V    -2.7u  -163n -2.3m
|  1.63V    -5.7u  -165n -3.3m
|  1.64V    -12.0u -170n -4.4m
|  1.65V    -25.7u -175n -5.6m
|  1.66V    -54.5u -187n -7.0m
|  1.67V    -115.0u -213n -8.4m
|  1.68V    -235.0u -267n -9.8m
|  1.69V    -461.0u -385n -11.3m
|  1.70V    -846.0u -630n -12.8m
|  1.71V    -1.4m  -1.2u -14.4m
|  1.72V    -2.2m  -2.3u -16.0m
|  1.74V    -4.3m  -10.0u -19.2m
|  1.76V    -6.9m  -46.0u -22.5m
|  1.77V    -8.2m  -98.0u -24.2m
|  1.78V    -9.7m  -199.0u -25.8m

```

1.80V	-12.7m	-740u	-29.2m
1.84V	-19.1m	-4.0m	-36.0m
1.90V	-29.1m	-12.4m	-46.5m
2.00V	-46.3m	-28.7m	-64.0m
2.10V	-63.9m	-45.9m	-81.8m
2.20V	-81.5m	-63.4m	-99.5m

[Pullup]			
Voltage	I(typ)	I(min)	I(max)
0.00V	0n	0n	0n
0.50V	-50n	-50n	-52n
0.52V	-52n	-52n	-62n
0.53V	-53n	-53n	-76n
0.54V	-55n	-54n	-103n
0.55V	-57n	-55n	-160n
0.56V	-61n	-56n	-283n
0.57V	-68n	-57n	-547n
0.58V	-82n	-59n	-1.1u
0.59V	-110n	-60n	-2.3u
0.60V	-171n	-62n	-5.0u
0.62V	-578n	-74n	-22.8u
0.63V	-1.2u	-88n	-48.6u
0.64V	-2.5u	-118n	-102u
0.65V	-5.2u	-182n	-211u
0.66V	-11.2u	-317n	-418u
0.67V	-24.0u	-614n	-776u
0.68V	-51.0u	-1.2u	-1.3m
0.69V	-108.0u	-2.6u	-2.1m
0.70V	-221.0u	-5.5u	-3.0m
0.71V	-436.0u	-11.9u	-4.1m
0.72V	-806.0u	-25.2u	-5.3m
0.73V	-1.4m	-54.0u	-6.7m
0.74V	-2.1m	-113.0u	-8.0m
0.75V	-3.1m	-233.0u	-9.5m
0.76V	-4.2m	-455.0u	-11.0m
0.77V	-5.4m	-841.0u	-12.5m
0.78V	-6.7m	-1.4m	-14.0m
0.79V	-8.1m	-2.2m	-15.6m
0.80V	-9.6m	-3.2m	-17.2m
0.90V	-25.5m	-17.0m	-34.0m
1.00V	-42.5m	-34.0m	-51.0m
1.10V	-60.0m	-51.5m	-69.0m
1.20V	-78.0m	-69.0m	-87.0m
1.30V	-96.0m	-87.0m	-105.0m
1.40V	-113.0m	-104.0m	-122.0m
1.60V	-150.0m	-141.0m	-159.0m
1.80V	-186.0m	-177.0m	-195.0m
2.00V	-222.0m	-213.0m	-231.0m
2.20V	-258.0m	-250.0m	-267.0m

\*\*\*\*\*

[Ramp]			
	typ	min	max
dV/dt_r	0.52/2.2n	0.5/2.9n	0.55/1.8n
dV/dt_f	0.52/2.2n	0.5/2.9n	0.55/1.8n

\*\*\*\*\*

```

|               f10101_OUT MODEL
|*****
|
[Model]      f10101_OUT
Model_type   Output_ECL
Polarity     Non-Inverting
Enable       Active-High
Rref = 50
Cref = 50pF
Vref = -2.0V
Vmeas = -1.29V
|
|               typ      min      max
C_comp       5.0pF      NA       NA
|
|*****
||              variable  typ      min      max
[Temperature Range]  25.0      NA       NA
|
|*****
||              variable  typ      min      max
[Voltage Range]     -5.2V     -5.46V  -4.94V
|
|*****
|              variable  typ      min      max
[Pullup Reference]  0V        0V       0V
|
|*****
||              variable  typ      min      max
[Pulldown Reference] -2.0V     -2.1V   -1.9V
|
|*****
|[Pulldown]
|  Voltage  I(typ) I(min) I(max)
|
|  0.00V    0.0n  0.0n  0.0n
|  1.00V    -100n -100n -100n
|  1.40V    -140n -140n -140n
|  1.42V    -142n -142n -143n
|  1.43V    -143n -143n -146n
|  1.44V    -144n -144n -150n
|  1.45V    -145n -145n -158n
|  1.46V    -146n -146n -173n
|  1.47V    -147n -147n -206n
|  1.48V    -148n -148n -274n
|  1.49V    -149n -149n -418n
|  1.50V    -150n -150n -730n
|  1.52V    -153n -152n -2.9u
|  1.53V    -156n -153n -6.0u
|  1.54V    -159n -154n -12.7u
|  1.55V    -170n -155n -26.9u
|  1.56V    -181n -156n -57.3u
|  1.57V    -212n -157n -121.5u
|  1.58V    -276n -158n -246.2u
|  1.59V    -417n -159n -485.0u
|  1.60V    -710n -160n -879.0u
|  1.61V    -1.4u  -161n -1.5m

```

1.62V	-2.7u	-163n	-2.3m
1.63V	-5.7u	-165n	-3.3m
1.64V	-12.0u	-170n	-4.4m
1.65V	-25.7u	-175n	-5.6m
1.66V	-54.5u	-187n	-7.0m
1.67V	-115.0u	-213n	-8.4m
1.68V	-235.0u	-267n	-9.8m
1.69V	-461.0u	-385n	-11.3m
1.70V	-846.0u	-630n	-12.8m
1.71V	-1.4m	-1.2u	-14.4m
1.72V	-2.2m	-2.3u	-16.0m
1.74V	-4.3m	-10.0u	-19.2m
1.76V	-6.9m	-46.0u	-22.5m
1.77V	-8.2m	-98.0u	-24.2m
1.78V	-9.7m	-199.0u	-25.8m
1.80V	-12.7m	-740u	-29.2m
1.84V	-19.1m	-4.0m	-36.0m
1.90V	-29.1m	-12.4m	-46.5m
2.00V	-46.3m	-28.7m	-64.0m
2.10V	-63.9m	-45.9m	-81.8m
2.20V	-81.5m	-63.4m	-99.5m

[Pullup]

Voltage	I(typ)	I(min)	I(max)
0.00V	0n	0n	0n
0.50V	-50n	-50n	-52n
0.52V	-52n	-52n	-62n
0.53V	-53n	-53n	-76n
0.54V	-55n	-54n	-103n
0.55V	-57n	-55n	-160n
0.56V	-61n	-56n	-283n
0.57V	-68n	-57n	-547n
0.58V	-82n	-59n	-1.1u
0.59V	-110n	-60n	-2.3u
0.60V	-171n	-62n	-5.0u
0.62V	-578n	-74n	-22.8u
0.63V	-1.2u	-88n	-48.6u
0.64V	-2.5u	-118n	-102u
0.65V	-5.2u	-182n	-211u
0.66V	-11.2u	-317n	-418u
0.67V	-24.0u	-614n	-776u
0.68V	-51.0u	-1.2u	-1.3m
0.69V	-108.0u	-2.6u	-2.1m
0.70V	-221.0u	-5.5u	-3.0m
0.71V	-436.0u	-11.9u	-4.1m
0.72V	-806.0u	-25.2u	-5.3m
0.73V	-1.4m	-54.0u	-6.7m
0.74V	-2.1m	-113.0u	-8.0m
0.75V	-3.1m	-233.0u	-9.5m
0.76V	-4.2m	-455.0u	-11.0m
0.77V	-5.4m	-841.0u	-12.5m
0.78V	-6.7m	-1.4m	-14.0m
0.79V	-8.1m	-2.2m	-15.6m
0.80V	-9.6m	-3.2m	-17.2m



0.90V	-25.5m	-17.0m	-34.0m
1.00V	-42.5m	-34.0m	-51.0m
1.10V	-60.0m	-51.5m	-69.0m
1.20V	-78.0m	-69.0m	-87.0m
1.30V	-96.0m	-87.0m	-105.0m
1.40V	-113.0m	-104.0m	-122.0m
1.60V	-150.0m	-141.0m	-159.0m
1.80V	-186.0m	-177.0m	-195.0m
2.00V	-222.0m	-213.0m	-231.0m
2.20V	-258.0m	-250.0m	-267.0m

```

*****
|[Ramp]
|      typ      min      max
dV/dt_r  0.52/2.2n  0.5/2.9n  0.55/1.8n
dV/dt_f  0.52/2.2n  0.5/2.9n  0.55/1.8n
|

```

```

*****
|                                f10101_INP MODEL
|

```

```

|[Model]      f10101_INP
Model_type    Input_ECL
Vinl = -1.475V
Vinh = -1.105V
|

```

```

|      typ      min      max
C_comp  5.0pF  3.0pF  7.0pF
|

```

```

*****
||      variable      typ      min      max
|[Voltage Range]    -5.2V      -5.46V      -4.94V
|

```

```

*****
|[GND Clamp]
|

```

Voltage	I(typ)	I(min)	I(max)
-2.0V	74.6u	NA	NA
-1.8V	76.3u	NA	NA
-1.6V	78.1u	NA	NA
-1.4V	86.0u	NA	NA
-1.3V	100.0u	NA	NA
-1.2V	118u	NA	NA
-1.125V	123u	NA	NA
-1.0V	126u	NA	NA
-0.8V	128u	NA	NA
-0.6V	130u	NA	NA
-0.5V	135u	NA	NA
-0.45V	150u	NA	NA
-0.4V	180u	NA	NA
-0.375V	250u	NA	NA
-0.35V	300u	NA	NA
-0.325V	350u	NA	NA
-0.3V	400u	NA	NA
-0.2V	600u	NA	NA
-0.1V	800u	NA	NA
0.0V	1.0m	NA	NA

```

|
|*****
|
|                CLOCK_INP MODEL
|*****
|
|[Model]      CLOCK_INP
|Model_type  Input_ECL
|Vinl = -1.475V
|Vinh = -1.105V
|
|      typ   min   max
|C_comp 5.0pF 3.0pF 7.0pF
|
|*****
|
|      variable   typ   min   max
|[Voltage Range] -5.2V -5.46V -4.94V
|
|*****
|[GND Clamp]
|
| Voltage   I(typ)  I(min)  I(max)
|
|-2.0V      298u    NA      NA
|-1.8V      305u    NA      NA
|-1.6V      312u    NA      NA
|-1.4V      344u    NA      NA
|-1.3V      400u    NA      NA
|-1.2V      472u    NA      NA
|-1.125V    492u    NA      NA
|-1.0V      504u    NA      NA
|-0.8V      512u    NA      NA
|-0.6V      520u    NA      NA
|-0.5V      540u    NA      NA
|-0.45V     600u    NA      NA
|-0.4V      720u    NA      NA
|-0.375V    1m      NA      NA
|-0.35V     1.2m    NA      NA
|-0.325V    1.4m    NA      NA
|-0.3V      1.6m    NA      NA
|-0.2V      2.4m    NA      NA
|-0.1V      3.2m    NA      NA
|0.0V      4.0m    NA      NA
|
|*****
|[End]

```



А.Н. Исаев, А.П. Леонов, А.В. Савельев  
О разработке IBIS-моделей для эмиттерно-связанной логики.

Оригинал-макет подготовлен с помощью системы *Word*.

Редактор Л.Ф. Васильева.

---

Подписано к печати 06.10.2003. Формат 60 × 84/8. Офсетная печать.  
Печ. л. 2. Уч.-изд. л. 1,6. Тираж 130. Заказ 130.  
Индекс 3649.

---

ГНЦ РФ Институт физики высоких энергий  
142281, Протвино Московской обл.

Индекс 3649

---

П Р Е П Р И Н Т 2003-25, ИФВЭ, 2003

---