



ГОСУДАРСТВЕННЫЙ НАУЧНЫЙ ЦЕНТР РОССИЙСКОЙ ФЕДЕРАЦИИ
ИНСТИТУТ ФИЗИКИ ВЫСОКИХ ЭНЕРГИЙ

ИФВЭ 2005–7
ОЭФ

М.Ю.Боголюбский, В.А.Викторов, В.С.Петров, Б.В.Полищук,
С.А.Садовский, В.А.Сенько, М.М.Солдатов, А.С.Соловьев,
П.В.Столповский, Ю.В.Харлов, В.И.Якимчук
(ГНЦ Институт физики высоких энергий, Протвино)
Н.А.Кузьмин, Ю.П.Петухов, Н.Л.Русакович, С.Я.Сычков, В.Б.Флягин
(Объединенный институт ядерных исследований, Дубна)

**СИСТЕМА СБОРА ДАННЫХ ЭКСПЕРИМЕНТА ГИПЕРОН-М
НА ОСНОВЕ ЭЛЕКТРОНИКИ МИСС И КОНТРОЛЛЕРА ЛЭ-74
С ВНУТРЕННЕЙ АППАРАТНОЙ БУФЕРИЗАЦИЕЙ**

Направлено в ПТЭ

Протвино 2005

Аннотация

Боголюбский М.Ю., Викторов В.А., Петров В.С. и др. Система сбора данных эксперимента ГИПЕРОН-М на основе электроники МИСС и контроллера ЛЭ-74 с внутренней аппаратной буферизацией: Препринт ИФВЭ 2005–7. – Протвино, 2005. – 13 с., 6 рис., 1 табл., библиогр.: 13.

Описана структура скоростной системы сбора данных с многоканальных детекторов частиц для экспериментов на ускорителе при построении аппаратуры на основе электроники МИСС. Особенностью примененной архитектуры является использование специализированного контроллера ЛЭ-74, осуществляющего автономно все функции по выводу информации от детекторов в свой внутренний буфер памяти в реальном масштабе времени при сбросе пучка на мишень. Перезапись накопленной информации из внутреннего буфера на жесткий диск компьютера и дальнейшая передача данных по локальной сети происходят в промежутках между сбросами ускорителя. Такая схема позволяет избежать обращения к медленным внешним устройствам при сбросе пучка и, таким образом, достичь скорости, которая ограничивается только быстродействием примененной в аппаратуре элементной базы. Тестовые измерения, проведенные в рамках эксперимента ГИПЕРОН-М на ускорителе У-70, показали скорость приема экспериментальных данных до 9 Мбайт/с, что сравнимо со скоростью передачи информации в существующих локальных сетях связи.

Ключевые слова: система сбора данных, быстродействующая электроника, автономный контроллер, электроника МИСС.

Abstract

Bogolyubsky M.Yu., Viktorov V.A., Petrov V.s. et al. Data Acquisition System for the Experiment HYPERON-M on the Base of MISS electronics and controller LE-74 with Internal Hardware Bufferization: IHEP Preprint 2005–7. – Protvino, 2005. – p. 13, figs. 6, tables 1, refs.: 13.

A structure of high speed data acquisition system for multichannel detectors of particles in accelerator experiments is described at building of the apparatus on the base of MISS electronics. The peculiarity of architecture is applying of the specialized controller LE-74, that works out autonomously all functions needed to read out the information from detectors to an internal buffer in real time scale during the beam burst into the target. Rewriting of the collected information from the internal buffer onto the computer hard disc and following translation of the data through the local net occurs during interval between the accelerator bursts. This scheme allows to avoid access to slow external devices during the accelerator burst, and by this, to achieve the value of speed that is really limited only by quality of the applied electronic elements. The test measurements done in the framework of experiment HYPERON-M on accelerator U-70 showed the velocity of data collection up to 9 Mbyte/s that is comparatively close to the speed of information translation in the existing local nets of communication.

Key words: data acquisition system, high speed electronics, autonomous controller, MISS electronics.

Введение

Современные эксперименты на ускорителях с фиксированной мишенью проводятся при высоких интенсивностях пучка на экспериментальных установках с большим количеством каналов регистрирующей электроники. Как следствие, это приводит к необходимости сбора большого количества экспериментальной информации за короткое время. Между тем особенностью таких экспериментов является цикличность с характерным периодом $T = 6-9$ с. В течение сброса пучка на время $t_{spill} = 0,3-3$ с интенсивность в канале может достигать величин вплоть до полной интенсивности первичного пучка в кольце, например, $\sim 10^{12} - 10^{13}$ частиц/с для Серпуховского ускорителя У-70, в то время как в промежутках между циклами (4–8 с) пучок полностью отсутствует. Это позволяет с целью увеличения общего быстродействия системы сбора данных (ССД) так построить ее логику работы, чтобы во время сброса производить накопление экспериментальной информации прямо в быстродействующую оперативную память соответствующих контроллеров, а операции перезаписи на сравнительно медленные внешние устройства отложить в промежуток между циклами.

В настоящей работе мы рассмотрим систему сбора данных установки ГИПЕРОН-М [1], построенную на указанном выше принципе с использованием электроники МИСС [2] и быстродействующего автономного контроллера ЛЭ-74 с внутренней памятью. Система сбора данных была отлажена и использовалась для приема реальной экспериментальной информации.

Достигнутая скорость приема данных (9 Мбайт/с) сравнима со скоростью передачи информации в существующих локальных сетях связи.

1. Архитектура системы сбора данных установки ГИПЕРОН-М

Система сбора данных установки ГИПЕРОН-М (см. рис. 1) построена на основе электроники МИСС (многоканальная информационная скоростная система). Длительность цикла МИСС на порядок меньше по сравнению с широко известными стандартами КАМАК/СУММА. Это, а также принятый в МИСС протокол последовательного чтения информации (ПЧИ), не требующий индивидуального обращения к модулям и каналам установленной аппаратуры и предназначенный для вычитывания рассеянных данных, позволяют резко поднять производительность ССД.

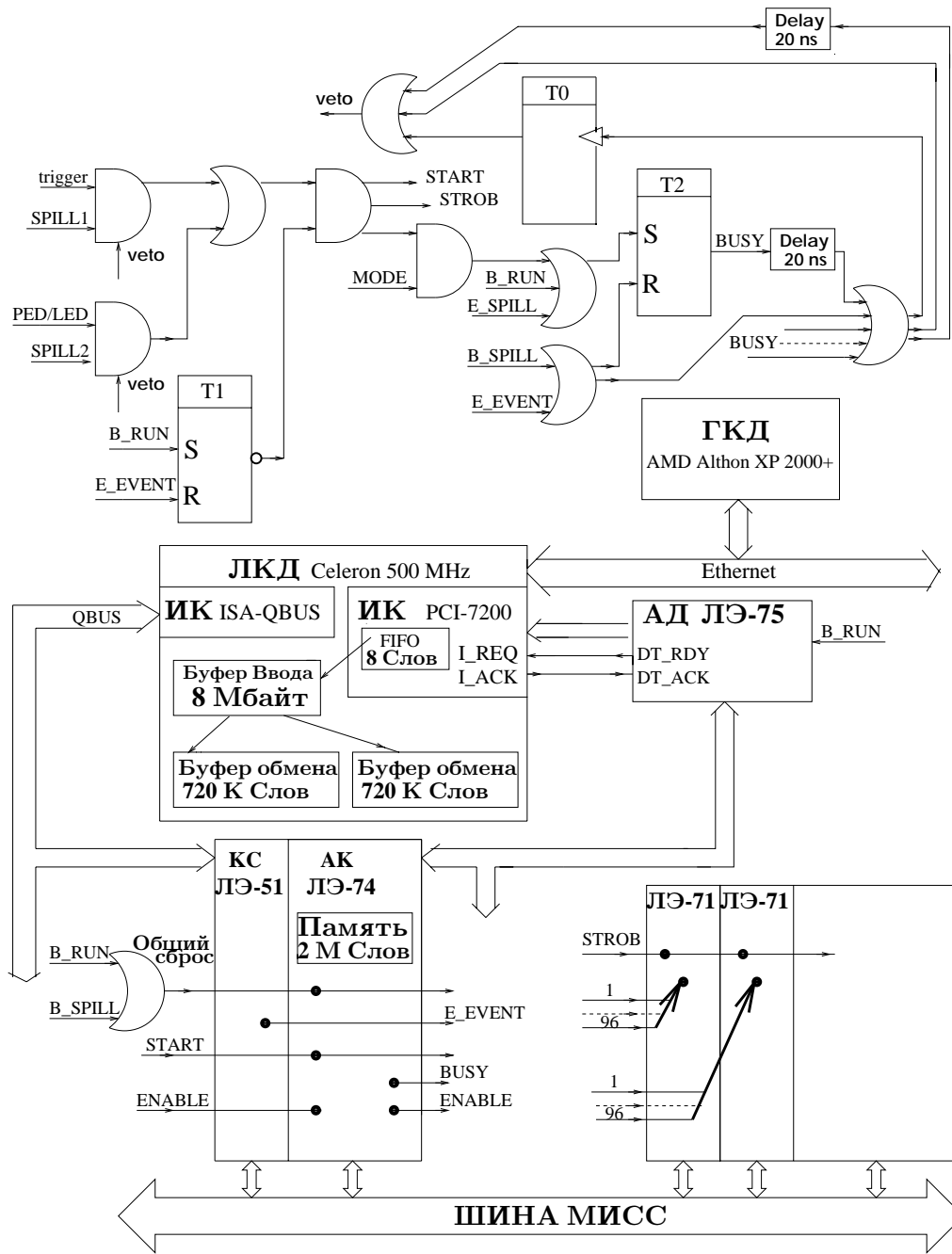


Рис. 1. Функциональная схема системы сбора данных установки ГИПЕРОН-М (для простоты изображены только два блока регистрации типа 96-канальный ЗЦП ЛЭ-71, а также опущен программно-управляемый генератор, вырабатывающий сигнал B_RUN). Обозначения: КС – контроллер сектора МИСС; АК – автономный контроллер; ИК – интерфейсная карта; АД – адаптер; Т1 и Т2 – дуальный таймер с бесконечной выдержкой времени; Т0 – одновибратор с запуском по заднему фронту и длительностью формируемого импульса t_0 ; ЛКД и ГКД – локальный и глобальный концентраторы данных соответственно.

Архитектура МИСС следует модульному принципу. Модули (блоки) делятся на два основных класса: управляемые и управляющие. К первым относятся регистрирующие блоки, такие как зарядово-цифровые преобразователи, счетчики, регистры и т.п. Ко вторым принадлежат контроллеры, которые, в свою очередь, разделяются на две группы — контроллеры сектора и автономные контроллеры.

Контроллеры сектора (КС) являются универсальными устройствами с полной поддержкой всех возможностей протокола МИСС. Они применяются в основном для целей медленного контроля, проверки, настройки и задания режимов управления. Автономные контроллеры (АК) представляют собой специализированные устройства, главной задачей которых является управление процессом записи сигналов от детекторов в блоки регистрации и быстрое считывание информации из блоков регистрации сектора в буферную память.

В системе сбора данных установки ГИПЕРОН-М большая часть блоков регистрации состоит из зарядово-цифровых преобразователей ЛЭ-71, к которым подключены каналы электромагнитного спектрометра ЛГД-2 [3], регистрирующие черенковское излучение в радиаторах калориметра из свинцового стекла. В качестве КС и АК используются контроллеры ЛЭ-51 (или его аналог ЛЭ-83) [4] и ЛЭ-74 соответственно.

Кроме вышеприведенной аппаратуры в состав ССД входят адаптер ЛЭ-75 для передачи данных из внутренней памяти автономного контроллера ЛЭ-74 в буфер промышленной интерфейсной карты PCI-7200 (фирма ADLINK) [5] на PCI-шине персонального компьютера, а также подсистема «ЗАНЯТО» для согласования приема событий со сбросом ускорителя в соответствии со скоростными возможностями системы. Запуск системы сбора данных, ее инициализация, задание режимов работы и, наконец, вычитывание данных происходят под управлением программы сбора данных (ПСД). Рассмотрим каждую из указанных составляющих более подробно.

1.1. Зарядово–цифровой преобразователь ЛЭ-71

Блок регистрации ЛЭ-71 является новой разработкой, построенной на современной элементной базе. Он представляет собой стробируемый зарядово-цифровой преобразователь (ЗЦП). Время интегрирования определяется длительностью сигнала STROB, которое было выбрано нами равным 150 нс. Ряд характеристик модуля, такие как чувствительность, динамический диапазон, 12-битное представление данных, возможность вычитания пьедесталов с подавлением незначимой информации и т.п., соответствуют более раннему образцу ЗЦП ЛЭ-61М [6]. Вместе с тем, многие из важных параметров существенно улучшены (см. табл. 1). Благодаря парафазному построению входных цепей значительно повышена помехоустойчивость. Увеличены стабильность и линейность шкалы. На порядок уменьшены потребляемая мощность и время преобразования. В отличие от ЛЭ-61М, блок ЛЭ-71 не требует специального генератора для оцифровки сигнала.

Канал преобразования "заряд-код" построен на быстродействующих операционных усилителях AD8095, интегральных ключах MAX4616 и аналого-цифровом преобразователе с последовательным вычитыванием. Каналы преобразования сгруппированы по четыре и размещаются на отдельных мезонинных платах, которые устанавливаются на материнскую плату посредством разъема SIMM-30 (24 разъема на модуль).

Аппаратный процессор модуля состоит из трех параллельно работающих каналов. Каждый содержит 32 сдвиговых регистра, память (32 x 12 бит) для хранения пьедесталов, арифметически-логическое устройство (АЛУ) для вычитания пьедесталов, выходную FIFO-память размером (32 x 24 бит) и интерфейс МИСС. Вся цифровая часть модуля, кроме преобразователей логических уровней, реализована на схеме FPGA фирмы ALTERA ACEX EP1K100QC208.

Количество каналов в модуле доведено до 96 (при занятии двух мест в корзине МИСС). Значительно расширена система диагностики, дополнительно введена функция чтения пьедестальной памяти, что в данной ССД используется для контроля записи пьедесталов.

Таблица 1. Основные параметры модуля ЛЭ-71.

Число каналов	96
Полярность входных сигналов	положительная, отрицательная, дифференциальные сигналы
Входное сопротивление $R_{вх}$ (определяется номиналом согласующего резистора)	50 – 500 Ом
Максимальная скорость изменения входного тока (при $R_{вх} = 50$ Ом)	10 мА/нс
Максимальный измеряемый заряд (при $R_{вх} = 50$ Ом)	950 пКул
Диапазон длительностей строб-импульса	$T_s = 20 - 500$ нс
Шумовой заряд, приведенных ко входу ЗЦП ($T_s = 100$ нс)	70 фКул
Время преобразования-считывания	$T_s + 6$ мкс
Интегральная нелинейность (% от полной шкалы)	<0.05%
Динамический диапазон	12 бит
Потребляемая мощность	+5В x 1,6 А -5В x 1,6 А

1.2. Контроллер сектора ЛЭ-51

Контроллер сектора ЛЭ-51 (так же, как и его аналог ЛЭ-83) поддерживает все функции МИСС в соответствии с протоколом [4]. Он работает под управлением программы сбора данных и предназначен для инициализации системы, отладки, медленного контроля и тестирования аппаратуры, а также для занесения (с проверкой) порогов регистрации в пьедестальную память ЗЦП. Данный контроллер принимает на себя управление системой в первый момент времени сразу после начала измерений. Затем после окончания иницилирующей и подготовительной фаз работы он либо остается в системе главным и управляет по командам ПСД записью сигналов от детекторов в блоки регистрации с последующим вычитыванием данных, либо переходит в ждущий режим и передает автономному контроллеру функции управления.

ЛЭ-51 первоначально был разработан для работы с микроЭВМ «Электроника-60», поэтому к персональному компьютеру IBM PC (Intel Celeron 500 МГц) он подключен через интерфейсную плату ISA-QBUS [7], эмулирующую шину QBUS и установленную на ISA-слот материнской платы (см. рис. 1).

1.3. Автономный контроллер ЛЭ-74

Автономный контроллер ЛЭ-74 является новой разработкой, построенной на современной элементной базе. Он полностью поддерживает протокол записи сигналов от детекторов в ЗЦП ЛЭ-71 и осуществляет быстрое вычитывание данных от них в свою внутреннюю буферную память, предназначенную для накопления данных только за один сброс ускорителя. Ее емкость $N_1 = (0,5 - 2) \cdot 10^6$ 32-разрядных слов определяется числом установленных микросхем памяти

(возможны модификации с наращиванием N_1 до $8 \cdot 10^6$ слов и более). В нашем случае было выбрано $N_1 = 2 \cdot 10^6$ слов. Заметим, что в случае переполнения буфера неуместившаяся информация будет потеряна.

В промежутках времени между циклами ускорителя содержимое памяти контроллера по 32 линиям данных магистрали передается через адаптер ЛЭ-75 в интерфейсную карту PCI-7200 (см. рис. 1). К магистрали могут подключаться несколько АК, последовательность работы которых определяется сигналами приоритета ENABLE (разрешение на считывание данных с контроллера), передаваемыми от одного контроллера к другому (соседнему). При этом на вход первого контроллера всегда подан разрешающий сигнал (потенциал) ENABLE в стандарте NIM. На выходе активного в данный момент АК (т.е. контроллера, осуществляющего передачу по каналу «АК-Адаптер») появляется разрешающий уровень ENABLE по окончании передачи, после чего в активное состояние переходит следующий АК и т.д.

Максимальная скорость передачи информации по магистрали данных может достигать $V_{bus} \approx 3 \cdot 10^6$ слов/с. Загрузка в экспериментальном канале и количество подключенных к ветви автономных контроллеров должны быть ограничены так, чтобы общий объем N информации, принимаемой за сброс пучка всеми автономными контроллерами ветви, система успевала транслировать в промежутке между сбросами ускорителя. Данное требование приводит к неравенству

$$N \cdot (1/V_{bus} + 1/V_{out}) < T - t_{spill}, \quad (1)$$

где T — период цикла ускорителя; t_{spill} — длительность сброса пучка; V_{out} — скорость передачи информации на внешние носители. В качестве V_{out} (в зависимости от выбираемого способа трансляции данных) берется скорость записи на жесткий диск (для используемого нами оборудования — 6 Мбайт/с) или скорость передачи данных в локальную сеть (100 Мбит/с).

Рассмотрим порядок действий при работе с контроллером ЛЭ-74. В начале каждого цикла измерений (run) по сигналу В_RUN осуществляется общий сброс контроллера, и он переходит в пассивный режим ожидания. Импульс В_RUN вырабатывается специальным программно-управляемым генератором по команде ПСД. В последующей подготовительной стадии работы необходимо заблокировать прием данных до передачи управления от контроллера ЛЭ-51 к контроллеру ЛЭ-74, что осуществляется подсистемой «ЗАНЯТО». После окончания подготовительной стадии контроллер ЛЭ-74 активируется программой, и далее он переводится в исходное состояние коротким (50 нс) импульсом В_SPILL, который подается за 200 нс до каждого сброса пучка. Сигнал SPILL, действующий в течение всего сброса, разрешает обработку контроллером последовательности событий, каждое из которых сопровождается поступлением сигнала START (длительность 50 нс), синхронизованного с сигналом TRIGGER. На время обработки события АК выставляет сигнал BUSY, который используется для блокировки приема других событий, если они происходят в промежуток времени, определяемый этим сигналом. Отметим, что максимально возможная скорость приема событий увеличивается с уменьшением длительности сигнала BUSY.

1.4. Адаптер ЛЭ-75

Адаптер ЛЭ-75 предназначен для трансляции данных из АК ЛЭ-74 в интерфейсную карту PCI-7200. Он служит также для сопряжения парафазного канала автономного контроллера с однофазным каналом интерфейсной карты PCI-7200. В начале каждого цикла измерений блок сбрасывается в исходное состояние импульсом В_RUN (см. рис. 1).

Передача данных происходит в асинхронном режиме между циклами ускорителя после окончания сигнала SPILL, действующего во время сброса пучка. В качестве активного устройства выступает АК, имеющий в данный момент право выхода на канал «АК-Адаптер». Канал включает в себя линии данных и специальные статусные сигналы для контролирования работы. Начало передачи инициируется активным состоянием сигнала АК_RDY, вырабатываемого контроллером по завершении сигнала SPILL, и выдачей первого слова, сопровождаемого сигналом DT_RDY. Подтверждение успешной передачи слова проходит по линии DT_ACK. После передачи всей информации данный АК снимает сигнал АК_RDY и передает право работы следующему АК. Полное снятие всех сигналов АК_RDY происходит, когда все АК выполняют передачу информации.

1.5. Промышленная интерфейсная карта PCI-7200

Устройство PCI-7200 — это промышленная интерфейсная карта фирмы ADLINK [5], предназначенная для 32-битного цифрового ввода-вывода данных посредством управления передачей данных DMA через 32-битную PCI-шину. Стандарт сигналов — ТТЛ, быстродействие — до 12 Мбайт/с. Данная карта поддерживает несколько способов цифрового ввода-вывода:

- 1) непосредственное программное управление портами ввода/вывода,
- 2) синхронный ввод/вывод с помощью внутреннего генератора или внешнего стробирующего сигнала,
- 3) асинхронный ввод/вывод (handshake).

Наиболее надежная и вместе с тем наиболее быстрая передача данных достигается в последнем способе [5], выбранном нами в качестве рабочего. В этой моде работы внешнее устройство (в нашем случае — адаптер ЛЭ-75) по готовности данных выставляет сигнал I_REQ, после чего карта PCI-7200 заносит данные в буфер FIFO (8 слов) и выставляет сигнал I_ACK подтверждения приема. Затем информация переписывается сначала в выделенный плате буфер для непрерывного ввода данных (8 Мбайт), а затем в программный буфер обмена (720 К слов), расположенный в основной памяти компьютера (см. рис. 1).

ADLINK предоставляет драйверы карты для операционных систем MS-Windows и Linux. Нами был выбран Linux.

Прилагаемое к карте программное обеспечение PCIS-DASK содержит: а) драйвер в виде двоичного модуля ядра, скомпилированного для различных ядер Linux версий 2.4.2; 2.4.10 и 2.4.18; б) скрипты для установки модуля драйвера в ядро; в) программный интерфейс (API) в виде динамической библиотеки `libpci_dask.so`, в которую входят функции обращения к интерфейсным картам [8].

Перед установкой модуля драйвера в ядро необходимо отдать часть основной памяти компьютера под буфер для непрерывного ввода данных. Его объем, выбранный нами равным 8 Мбайт, задается в конфигурационном скрипте `dask_conf`. Соответственно размер памяти, доступный операционной системе, необходимо уменьшить на такую же величину, что можно сделать сообщением ядру размера доступной памяти в конфигурационном файле LILO-загрузчика `/etc/lilo.conf`. После того, как память под буфер ввода карты PCI-7200 отведена, запускается скрипт `dask_inst.pl`. Он создает файл устройства `/dev/PCI-7200W0` (с параметрами `major=254` и `minor=0`), а затем вставляет в ядро соответствующий модуль драйвера.

1.6. Подсистема «ЗАНЯТО» и поток приема событий

Подсистема «ЗАНЯТО» предназначена для согласования приема событий со сбросом ускорителя в соответствии со скоростными возможностями ССД. Она состоит из дуального таймера (тип N⁰2255), одновибратора с запуском по заднему фронту и двух логических схем «ИЛИ» (см. рис. 1). Таймер служит для выработки сигнала BUSY запрета приема данных, функция одновибратора заключается в некотором притормаживании ССД за счет дополнительного удлинения на время t_0 сигнала запрета, и, наконец, схемы «ИЛИ» предназначены для суммирования сигналов запрета, вырабатываемых различными компонентами ССД. Время t_0 выбирается при настройке аппаратуры из соображений надежности работы электроники при отсутствии искажений в принимаемых и передаваемых данных.

Оба канала таймера установлены на время выдержки $t = \infty$. Фактически они исполняют роль триггеров с двумя логическими состояниями "0" и "1" (стандарт NIM). Первый канал таймера T1 служит для блокировки приема событий на начальной (подготовительной) стадии работы ССД. Второй канал T2 также участвует в блокировке на подготовительной стадии, но главная его функция — блокировка приема новых событий во время обработки текущего события в адресном режиме с помощью КС ЛЭ-51. Признаком блокировки является сигнал BUSY, который формирует таймер (T2) на своем выходе.

Подготовительная стадия ССД начинается сразу после появления сигнала B_RUN, открывающего каждый цикл измерений (run). Она включает в себя инициализацию системы, проверку аппаратуры, запись пьедесталов и т.п. Сигнал B_RUN переводит оба канала таймера в состояние "1", что вызывает блокировку приема событий, которая продолжается все время подготовительной стадии работы системы. По ее окончании контроллер ЛЭ-51, следуя командам ПСД, вырабатывает сигнал E_EVENT, сбрасывающий оба канала таймера в "0". Запрет приема данных, таким образом, прекращается на время действия сигнала SPILL, однако после окончания сигнала SPILL всегда вырабатывается уровень BUSY=1 для блокировки приема данных вне сброса ускорителя. Последняя из указанных блокировок снимается и взводится сигналами B_SPILL и E_SPILL, которые обрамляют сигнал SPILL в его начале и конце. Сброс таймера в исходное состояние импульсом B_SPILL предохраняет также систему от бесконечного зависания при сбойной потере признака конца обработки события E_EVENT. Заметим, что сам сигнал SPILL состоит из двух последовательных импульсов SPILL1 и SPILL2. Первый из них соответствует сбросу пучка в экспериментальный канал, а второй используется для служебных функций с целью измерения пьедесталов и запуска мониторингной системы.

Дальнейшая работа таймера во время действия сигнала SPILL зависит от выбора режима работы — адресного или автономного. В первом из них КС ЛЭ-51 сохраняет за собой командную роль. Каждое принятое событие переводит сигнал BUSY на выходе таймера в состояние "1", что вызывает блокировку регистрации последующих событий. По окончании обработки текущего события контроллер ЛЭ-51 по команде ПСД вырабатывает сигнал E_EVENT, сбрасывающий BUSY в "0" и прекращающий состояние блокировки. Далее все указанные действия повторяются циклически с каждым новым событием.

Во втором случае, т.е. при автономном режиме, КС ЛЭ-51 переходит в ждущий режим и передает права управления системой АК ЛЭ-74. Сигналы E_EVENT далее не вырабатываются, а уровень BUSY на выходе таймера сохраняет состояние "0" во время действия сигнала SPILL. Реально блокировка происходит с помощью сигналов BUSY, генерируемых автономными контроллерами ЛЭ-74. Все существующие в системе сигналы BUSY логически складываются схемой «ИЛИ». По-

сле дополнительного добавления импульса от одновибратора, удлиняющего время запрета, формируется результирующий сигнал VETO. Последний прикладывается к соответствующим схемам «И», играющим роль пропускающих вентилях триггерных сигналов.

И, наконец, укажем, что логический уровень MODE сохраняется неизменным в течение всего цикла измерений. Он равен "0" для автономного и "1" для адресного режимов и служит для самосогласованной работы системы в соответствии с выбранным режимом. Временная последовательность основных управляющих сигналов системы показана на рис. 2.

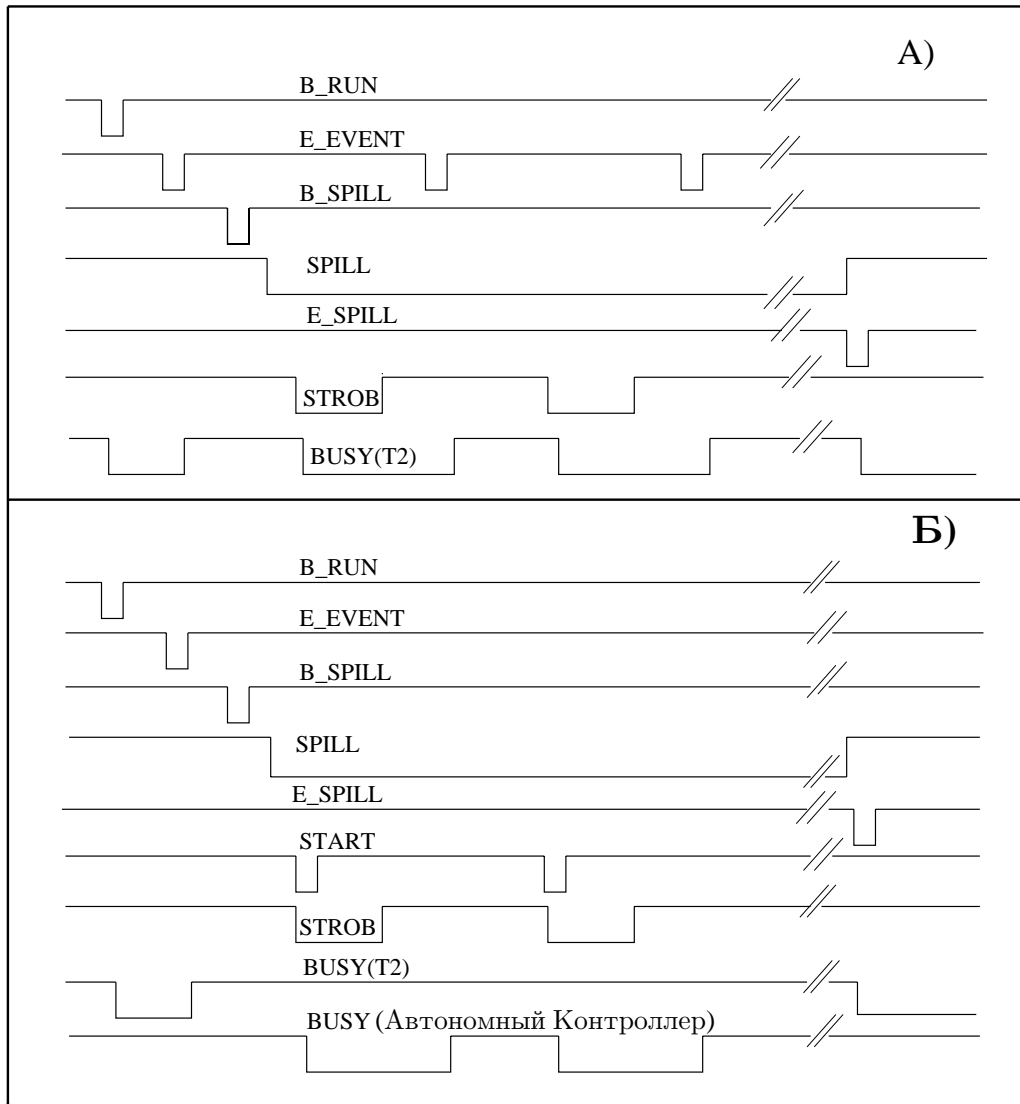


Рис. 2. Временная последовательность основных управляющих сигналов системы сбора данных: А) адресный режим; Б) автономный режим.

1.7. Программа сбора данных

В данной ССД используется компьютер архитектуры i386. Его функция — локальный концентратор данных (ЛКД), т.е. он предназначен для сбора данных только от детекторов, подключенных к рассматриваемой ветви МИСС. Компьютер ЛКД содержит процессор Intel Celeron 500 МГц и материнскую плату с набором микросхем VIA Technologies, Inc. VT82C693A/694x [Apollo PRO133x]. На компьютере установлена операционная система Debian GNU/Linux 3.0 с ядром Linux 2.4.18, системной библиотекой glibc 2.2.5 и компилятором языка СИ gcc 2.95.4. Мбайт. Стоит заметить, что при равных условиях не удалось запустить карту PCI-7200 на компьютере с процессором Intel Pentium MMX 233 МГц и набором микросхем материнской платы i430TX.

Программа сбора данных написана на языке СИ. После загрузки она иницирует работу ССД и совершает ряд подготовительных действий. Главную роль на этом этапе играет КС ЛЭ-51, через него ПСД опрашивает используемые блоки регистрации, считывает их номера и составляет карту разрешенного адресного пространства. В конце подготовительного этапа программа производит заполнение пьедестальной памяти ЗЦП и ее контроль.

Дальнейшие действия ПСД могут происходить в одном из двух режимов: адресном или автономном. В первом из них программа вычитывает данные из блоков регистрации через КС ЛЭ-51 в соответствии с протоколом [4]. Такой вариант не позволяет достичь максимального быстродействия и применяется только для целей отладки и контроля.

Во втором режиме активируется автономный контроллер ЛЭ-74. В этом случае последующие функции ПСД сводятся к опросу программного буфера обмена с картой PCI-7200, фильтрации данных и трансляции их в локальную сеть. Опрос реализован с помощью библиотечных функций [8], поставляемых фирмой ADLINK вместе с интерфейсной картой. Размер буфера обмена 720 000 слов. На самом деле, открываются два таких идентичных буфера (см. рис. 1). Алгоритм построен так, что в первый из них карта PCI-7200 копирует порцию накопленной экспериментальной информации без права доступа к ней, а второй буфер содержит ранее скопированную информацию, доступную для ПСД. После заполнения первого буфера функции буферов меняются, т.е. копирование продолжается во второй буфер, а данные берутся из первого и т.д.

При фильтрации данных в каждом событии проверялось отсутствие дублирования адресов и их принадлежность ранее составленной карте адресного пространства. Анализировалась также правильность формата события. Формат события вырабатывается АК ЛЭ-74 и включает в себя: а) специальный код — признак начала события; б) два последующих служебных слова с упакованной информацией о длине события и его номере в текущем сбросе пучка, идентификационных номерах детектора и автономного контроллера, флаге возможной ошибки в функционировании электроники; в) массив экспериментальных данных о величине зарегистрированных сигналов A_i и соответствующих адресов каналов N_i . Обе величины A_i и N_i для каждого i -го активного канала упакованы в одно 32-разрядное слово.

Анализ качества экспериментальной информации «в линию», а также процедура реконструкции были реализованы на другом удаленном компьютере (AMD Althon XP 2000+) — глобальном концентраторе данных (ГКД). Он может получать информацию от нескольких ЛКД и выполнять роль конструктора событий, соединяющего воедино данные от разных ЛКД. Отфильтрованная информация накапливалась на жестком диске компьютера.

2. Тестирование системы сбора данных

Тестирование и проверка системы сбора данных проводились в эксперименте ГИПЕРОН-М [1] на 18-ом канале ускорителя У-70 (длительностью цикла $T = 9$ с). Во время тестовых измерений к ССД были подключены все каналы электромагнитного калориметра ЛГД-2 [3] с черенковскими радиаторами из свинцового стекла. Спектрометр ЛГД-2 был оборудован также мониторинжной системой на светодиодах, аналогичной описанной в работе [9]. В случае ЛГД-2 эта система представляет собой матрицу из 24x24 светодиодов, установленных во фронтальной плоскости спектрометра, т.е. практически перед каждой его ячейкой. Она позволяет периодически поджигать все или часть светодиодов с индивидуальной регулировкой интенсивности высвечивания каждого из них и тем самым контролировать работоспособность всех каналов спектрометра.

Сигнал SPILL, синхронизированный со сбросом ускорителя, был разделен на две последовательные части — SPILL1 и SPILL2, из которых SPILL1 (длительность 1 секунда) соответствовал сбросу пучка в экспериментальный канал, а SPILL2 появлялся через 200 мкс после окончания сигнала SPILL1 и действовал в течение 0,6 с. Интервал времени, задаваемый SPILL2, используется в служебных целях для измерения пьедесталов и запуска мониторинжной системы. Импульс SPILL перекрывал оба сигнала SPILL1 и SPILL2 без разрывов.

Частота f_{PED} пьедестального триггера PED задавалась внешним генератором с возможностью варьировать величину f_{PED} от 1 Гц до 10 КГц. Сам триггер пропускаться только в интервал времени, задаваемый импульсом SPILL2. В режиме измерения пьедесталов в каждом событии регистрировались данные со всех каналов ЗЦП ЛЭ-71.

Триггер поджига светодиодов LED задавался мастер-модулем мониторинжной системы. Поджиг светодиодов осуществлялся только в интервал времени SPILL2 с частотой поджига f_{LED} от 1 Гц до 100 КГц. Количество поджигаемых в одном событии каналов N_{LED} могло быть любым от 1 до всех 624. Величина N_{LED} так же, как и амплитуда поджига, устанавливалась программно на необходимом для измерений уровне.

Что касается реальных условий на пучке, то для испытания системы сбора данных использовались инклюзивные события $\pi^+ Be$ -взаимодействий с нейтральными конечными состояниями, вылетающими в направлении спектрометра ЛГД-2. Импульс пучка был выбран равным 7 ГэВ/с, интенсивность достигала $1.4 \cdot 10^6$ част./с, типичный уровень нейтрального триггера составлял $7 \cdot 10^{-3}$. Таким образом, в условиях реального эксперимента система сбора была испытана при приеме трех типов данных: пьедестальных, мониторирующих и физических.

Вначале функционирование системы в новом автономном режиме с использованием АК ЛЭ-74 проверялось путем сравнения с однопипными измерениями, полученными в старом адресном режиме под управлением КС ЛЭ-51. В результате не были обнаружены различия, которые могли бы свидетельствовать о неправильном функционировании ЛЭ-74. Приведенные далее данные соответствуют автономному режиму работы ССД, который характеризуется значительно большей скоростью приема информации.

Нами была измерена длительность t_{BUSY} сигнала запрета от АК ЛЭ-74 в зависимости от информационного объема события n в байтах (см. рис. 3). Длительность этого сигнала ограничивает сверху максимально возможную скорость приема событий.

Экспериментальные данные хорошо описываются прямой линией

$$t_{BUSY}(n) = a + b \cdot n \quad (2)$$

с параметрами, найденными методом наименьших квадратов (МНК), $a = (13.1 \pm 1.3)$ мкс и $b =$

(0.0778 ± 0.0014) мкс/байт. Измерения показали, что скорость правильного приема экспериментальной информации во время сброса пучка достигает величины ~ 9 Мбайт/с, что сравнимо со скоростью передачи данных в существующих локальных сетях типа Ethernet (100 Мбит/с) [10].

В процессе измерений контролировались правильность работы электроники и отсутствие искажений в потоке регистрируемых данных. Для этого, во-первых, применялась посылка специальных кодов — нулевого (все биты равны нулю), единичного (все биты равны единице), шахматного (чередование нулевых и единичных разрядов в слове). Во-вторых, собранные экспериментальные данные подвергались фильтрации программным фильтром с целью выявления возможных ошибок электроники, приводящих к появлению нелегальных или двойных адресов и нарушению формата событий. И, наконец, окончательное заключение о правильности работы производилось при физическом анализе накопленной информации.

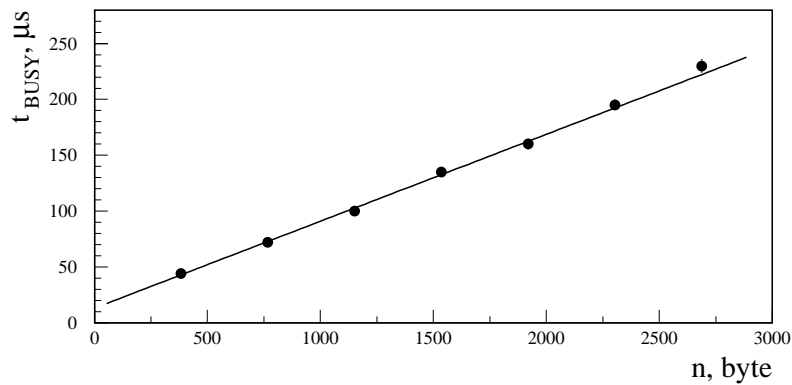


Рис. 3. Результат измерения длительности сигнала запрета BUSY от АК ЛЭ-74 в зависимости от информационного объема события n в байтах, сплошная линия — результат подгонки МНК линейной функцией.

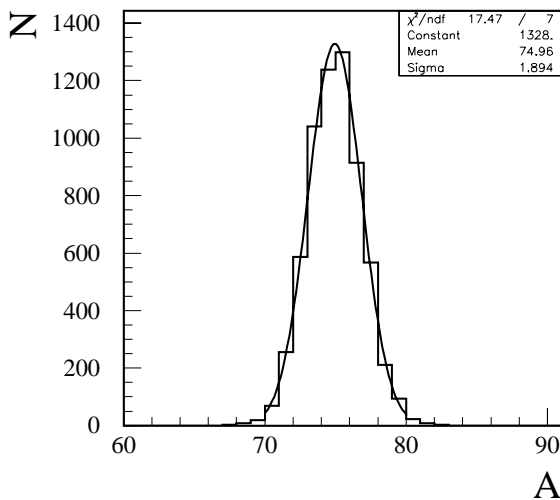


Рис. 4. Распределение амплитуд A (отсчеты ЗЦП) в пьедестальном режиме измерений для одного из каналов ЛГД-2, сплошная кривая дает результат подгонки МНК функцией Гаусса с найденным параметром ширины распределения $\sigma \approx 1.89$.

На рис. 4 представлено характерное распределение амплитуд A в пьедестальном режиме измерений для одного из каналов ЛГД-2, сплошная кривая дает результат подгонки МНК функцией Гаусса с найденным параметром ширины распределения $\sigma \approx 1.89$.

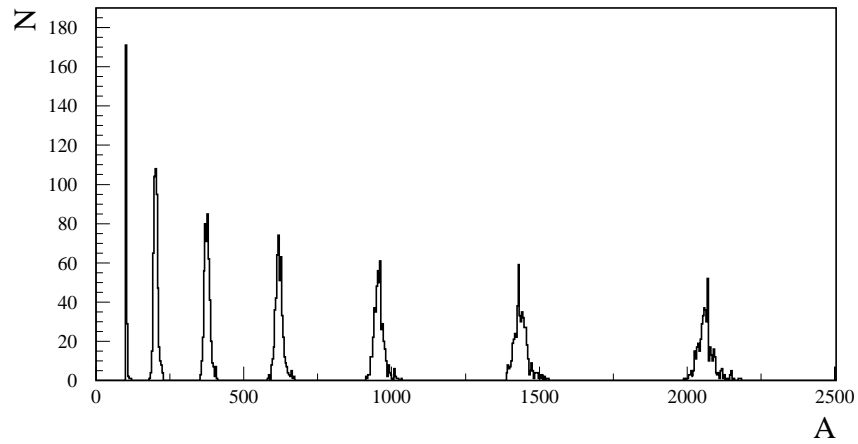


Рис. 5. Распределение мониторирующих сигналов от светодиода для одного из каналов ЛГД-2, величина сигнала A представлена в числе отсчетов ЗЦП.

Рис. 5 показывает распределение мониторирующих сигналов от светодиода для одного из каналов ЛГД-2. Отчетливо видны сигналы от поджигов светодиода с разной заданной интенсивностью высвечивания.

И, наконец, на рис. 6 показан предварительный спектр масс пары фотонов $M_{\gamma\gamma}$ в реакции $\pi^+ Be \rightarrow 2\gamma + X$, полученный в одной из калибровочных экспозиций по эффекту [11] (см. также [12] и [13]). Положение пика в указанном распределении практически соответствует табличной массе π^0 -мезона.

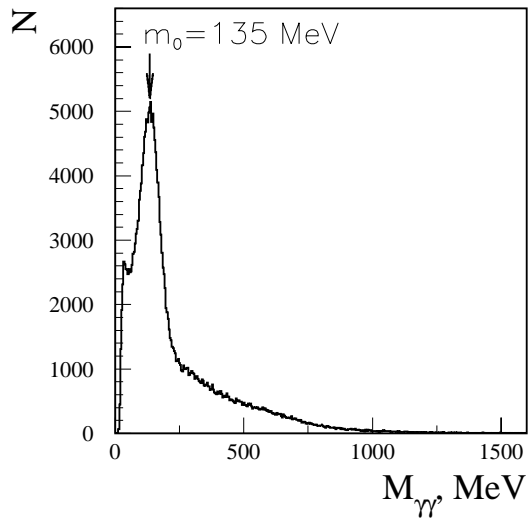


Рис. 6. Спектр масс пары фотонов $M_{\gamma\gamma}$ в реакции $\pi^+ Be \rightarrow 2\gamma + X$, полученный в одной из калибровочных экспозиций по эффекту, положение пика распределения указано стрелкой.

Заключение

В настоящей работе рассмотрена быстрая система сбора данных с многоканальных детекторов частиц для ускорительных экспериментов с фиксированной мишенью при построении аппаратуры на основе электроники МИСС. Система реализована в эксперименте ГИПЕРОН-М. Существенной особенностью архитектуры является использование специализированного контроллера

ЛЭ-74, осуществляющего автономно все функции по приему информации от детекторов в свой внутренний буфер памяти в реальном масштабе времени при сбросе пучка на мишень. Перезапись накопленной информации из внутреннего буфера контроллера на жесткий диск компьютера и дальнейшая передача данных по локальной сети происходят в промежутке между сбросами ускорителя. Такая схема позволяет избежать обращения к медленным внешним устройствам при сбросе пучка и, таким образом, достичь скорости, которая ограничивается только быстродействием примененной в аппаратуре элементной базы. В тестовых измерениях, проведенных на установке ГИПЕРОН-М, достигнута скорость приема экспериментальных данных до 9 Мбайт/с, что сравнимо со скоростью передачи информации в существующих локальных сетях связи.

В заключение авторы выражают благодарность С.П.Денисову, А.М.Зайцеву и В.Ф.Образцову за поддержку настоящей работы. Авторы признательны также А.Н.Иваченко и В.П.Обудовскому за помощь при проведении сеанса на установке ГИПЕРОН-М.

Список литературы

- [1] А.А.Асеев, М.Ю.Боголюбский, В.А.Викторов и др. Препринт ИФВЭ 2002-3, Протвино, 2002.
- [2] Ю.Б.Бушнин, В.С.Ваньев, П.И.Гончаров и др. Препринт ИФВЭ 88-47, Серпухов, 1988.
- [3] Г.С.Бицадзе, Ю.А.Будагов, Ю.Ф.Ломакин и др. ПТЭ №4, с. 52 (1987).
- [4] В.А.Сенько, В.Я.Якимчук. Препринт ИФВЭ 95-105, Протвино, 1995.
- [5] <http://www.adlinktech.com>;
PCI-7200/cPCI-7200 12Mb/s High Speed Digital Input/Output Card, ADlink Technology Inc., Manual Rev. 2.11, December 16, 1999.
- [6] М.В.Васильев, В.А.Сенько, М.М.Солдатов. ПТЭ №5, с. 45-50, (2000);
Препринт ИФВЭ 99-49, Протвино, 1999.
- [7] О.В.Буянов, В.Я.Якимчук. Препринт ИФВЭ 95-104, Протвино, 1995.
- [8] ADLINK PCI/CompactPCI DAQ Cards, Software Installation Guide, Manual Rev. 4.30, December 1, 2003.
- [9] А.М.Блик, М.Ю.Боголюбский, С.В.Ерин и др. ПТЭ №6, с. 29-34 (2003).
- [10] Fast Ethernet Switches AT-FS08, AT-FS-708E. (Installation Guide), Allied Telesyn International, Corp., Sunnyvale, California, 1999; <http://www.alliedtelesyn.com>.
- [11] С.А.Акименко, А.В.Банников, В.И.Белоусов и др. ПТЭ №1, с. 66-70 (1984).
- [12] А.Г.Асмолов, Г.Ц.Бицадзе, А.М.Блик и др. Препринт ОИЯИ П13-92-526, Дубна, 1992;
А.М.Блик, И.П.Либа. Препринт ИФВЭ 93-86, Протвино, 1993.
- [13] В.В.Бабинцев. Препринт ИФВЭ 93-73, Протвино, 1993.

Рукопись поступила 7 апреля 2005 г.

М.Ю. Боголюбский и др.
Система сбора данных эксперимента ГИПЕРОН-М на основе электроники
МИСС и контроллера ЛЭ-74 с внутренней аппаратной буферизацией.

Оригинал-макет подготовлен с помощью системы **ИТЭХ**.
Редактор Н.В. Ежела.

Подписано к печати 11.04.2005. Формат 60 × 84/8.
Офсетная печать. Печ.л. 1,62. Уч.-изд.л. 1,3. Тираж 130. Заказ .
Индекс 3649.

ГНЦ РФ Институт физики высоких энергий
142284, Протвино Московской обл.

